

Evolution of High-Speed Operational Amplifier Architectures

Doug Smith, Mike Koen, and Arthur F. Witulski

Эволюция архитектуры скоростных операционных усилителей

Дуг Смит, Майк Коен, Артур Ф. Витульски

Окт. 1994¹

Аннотация. Анализируются слабые и сильные стороны современных широкополосных операционных усилителей на биполярных транзисторах и сравниваются между собой относительно полосы пропускания, скорости нарастания, шума, искажений и мощности. Статья прослеживает эволюцию конструкций операционных усилителей, начиная с ламповой эпохи, чтобы дать обзор различных схемных решений, примененных за все время. Особое значение имеет пригодность многих схемных решений в качестве основы для новых усилителей.

В дополнение описан ряд операционных усилителей, изготовленных по процессу СВІС фирмы AT&T (American Telegraph and Telephone) [1]. Этот подход включает много архитектурных методик, которые развились с годами, для создания четырех отдельных операционных усилителей на общей основе. Разработка процесса требует идентификации общих элементов в каждой архитектуре и минимум дополнительных компонентов для создания четырех уникальных архитектур.

I. ВВЕДЕНИЕ

В этой статье мы дадим обзор различных топологий, рассмотрим применение ранее разработанных конструкций, а затем опишем изготовление нескольких различных конструкций на общей основе и продемонстрируем, как эти конструкции работают. Операционные усилители будут анализироваться с периода, предшествующего появлению интегральных схем [2], хотя вроде бы существуют ограничения на параметры, которые для таких устройств можно получить при совмещении с оптимальными процессами комплементарной биполярной технологии [3]. В свою очередь, применение этих операционных усилителей требует даже лучших параметров по мере того, как с целью удовлетворения каждого нового требования совершенствуются схемотехника и технологии производства.

В разделах II-IV обсудим несколько аспектов скоростных ОУ с питанием +5В. Рассмотрим топологии с ООС по напряжению и по току с акцентом на развитие архитектуры со временем. Дадим обзор проблем при разработке многокаскадных усилителей, буферов с единичным усилением и подходов для устройств малой мощности с низкими искажениями.

В разделах VI-X дан подробный анализ четырех различных скоростных высококачественных ОУ на одном базовом чипе для сокращения стоимости разработки. Поэтому усилители отличаются только металлическими и конденсаторными слоями.

Многие из схем в этой статье защищены патентами США и других стран. Мы цитируем патентные источники в тех случаях, когда только эти источники являются единственными и другие авторам не известны. Читатель должен понимать, что публикация схем в этой статье не дает прав на их публичное использование.

¹ Перевод С.В.Гапоненко (audio-hobby@tut.by). Приветствуются рекомендации по улучшению перевода.

II. УСИЛИТЕЛИ С ТОКОВОЙ ОБРАТНОЙ СВЯЗЬЮ

Концепция токовой обратной связи восходит к ламповой схемотехнике 1940-х годов [4] и к ранним схемам инструментальных усилителей на дискретных транзисторах в 1960-х [5]. Эти конструкции имели низкие параметры «усиление-полоса» и режим класса А, не обладали высокой скоростью нарастания, как современные усилители с токовой обратной связью. В некоторых конструкциях усилителей с токовой обратной связью можно получить высокую скорость нарастания благодаря тому, что нарастание тока можно сделать пропорциональным входному напряжению. Традиционные дифференциальные усилители имеют фиксированную величину тока смещения во входном каскаде, что накладывает ограничение на количество тока, доступного для быстрой реакции на резкий входной сигнал.

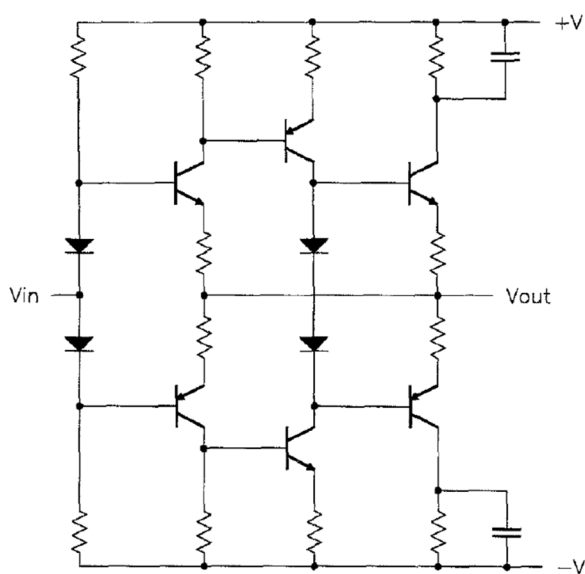


Рис. 1. Ранний комплементарный усилитель с токовой обратной связью (около 1967 г.)

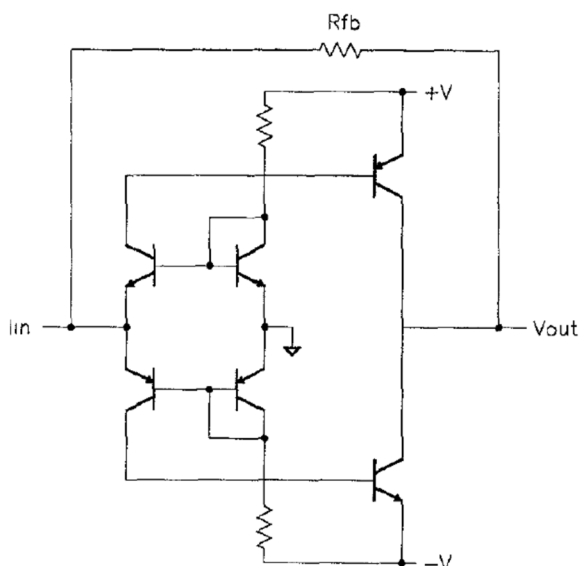


Рис.2. Другой ранний усилитель на комплементарных биполярных транзисторах (примерно 1974).

Насколько известно авторам, на рис. 1 показан, по-видимому, первый усилитель с токовой обратной связью, описанный Бобом Эксом (Bob Eskes) в его докторской диссертации в 1967 г. [6], который использует комплементарные приборы для оптимизации соотношения между параметром «усиление-полоса» и скоростью нарастания. Хотя в нем есть несколько резисторов обратной связи, этот усилитель в полном смысле слова является усилителем с токовой обратной

связью. В 1974 г. George Frey получил патент США [7] на схему, показанную на рис.2. Она была предназначена только для работы в инвертирующем режиме (трансимпеданс), у нее нет отдельного выходного каскада и плохая полоса из-за сдвига уровня тока базы. Используя современную терминологию, его можно считать ОУ для режима “transconductance”². Величина трансимпеданса³ с разомкнутой петлей (ООС) была рекордной за счет большого коэффициента усиления по току в токовом зеркале, и он имел необычайно высокую скорость нарастания.

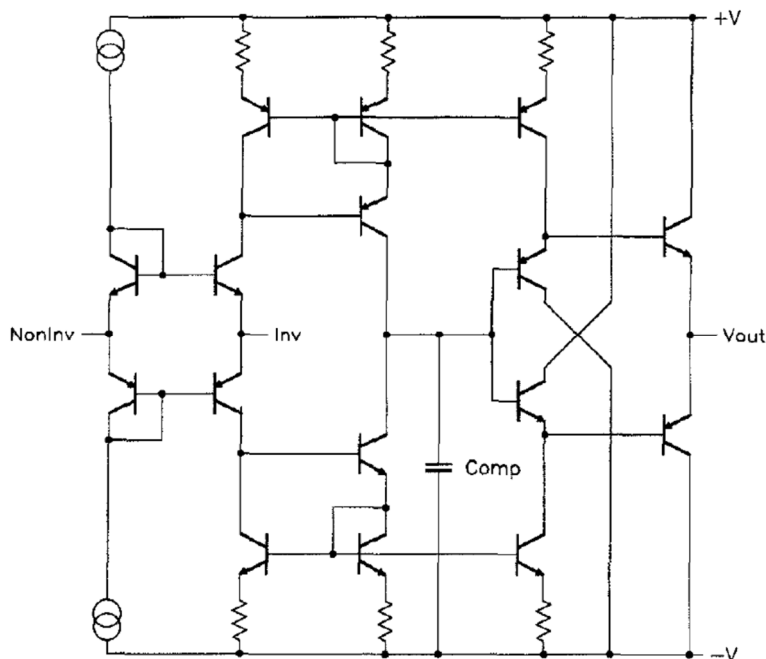


Рис. 3. Современный однокаскадный усилитель с токовой обратной связью.

В 1980 г. появился новый известный сейчас двухкаскадный усилитель с токовой обратной связью, в котором сдвиг уровня осуществлялся элементарным токовым зеркалом Уилсона (Wilson) [8] для инжекции нарастающего тока в компенсирующий конденсатор (рис.3). Хотя эта топология проста и хорошо работает, часть запаса по фазе для устойчивой работы теряется из-за задержки при прохождении через зеркала. Есть также тенденция для транзисторов, включенных как диоды, к самонасыщению из-за внутреннего сопротивления коллектора, когда усилитель пытается обеспечить пиковое значение нарастающего тока. Хотя однокаскадная топология с токовой обратной связью очень популярна, трансимпеданс при разомкнутой петле обратной связи часто недостаточно высок. Возможный способ его повысить – добавить еще один каскад. Но возникает проблема стабильности смещения второго каскада и почти всегда [для этого] жертвуют шириной полосы.

На рис. 4 показан, по-видимому, первый публично опубликованный [9] двухкаскадный усилитель с токовой обратной связью. По конструкции, он не имеет источника тока для автоматического задания тока смещения во втором каскаде при замкнутой петле обратной связи. Вместо этого напряжения смещения сопоставляются с опорным напряжением. Разница подается на медленную сервосистему по постоянному току при высоком коэффициенте усиления с разомкнутой петлей [обратной связи] для принудительной стабилизации смещения. Полученный трансимпеданс с разомкнутой петлей превышал 2 Мом.

² Transconductance (транс-проводимость, передаточная проводимость) – коэффициент, связывающий приращение выходного тока с приращением выходного напряжения. В русскоязычной литературе применительно к индивидуальным приборам (транзисторам и лампам) используют термин «крутизна». В то же время в англоязычной литературе применительно к лампам и транзисторам для термина «крутизна» используют термин mutual conductance (буквально – взаимная проводимость). По этой причине термин transconductance оставлен здесь без перевода. Приветствуются рекомендации специалистов. - Прим. переводчика.

³ Трансимпеданс – коэффициент, связывающий приращение выходного напряжения с приращением входного тока.

Другая ранняя архитектура промышленного устройства разработана Роем Госсером (Roy Gosser) для гибридного усилителя AD9611 (рис. 5) [10]. Используется токовое зеркало с эмиттерным повторителем в классе А, во втором каскаде – сломанный каскод с интегратором для максимальной полосы. При облегченной нагрузке выходной каскад тоже работает в классе А, при этом не ухудшается запас по устойчивости. При тяжелой нагрузке двухтактный выходной каскад усиливает токовые возможности. Важно отметить, что эта архитектура не имеет высокой скорости нарастания. При нарастании тока ток ограничивается током смещения входного каскада. Высокая скорость нарастания достигается использованием большой мощности и очень малой емкостью компенсирующего конденсатора.

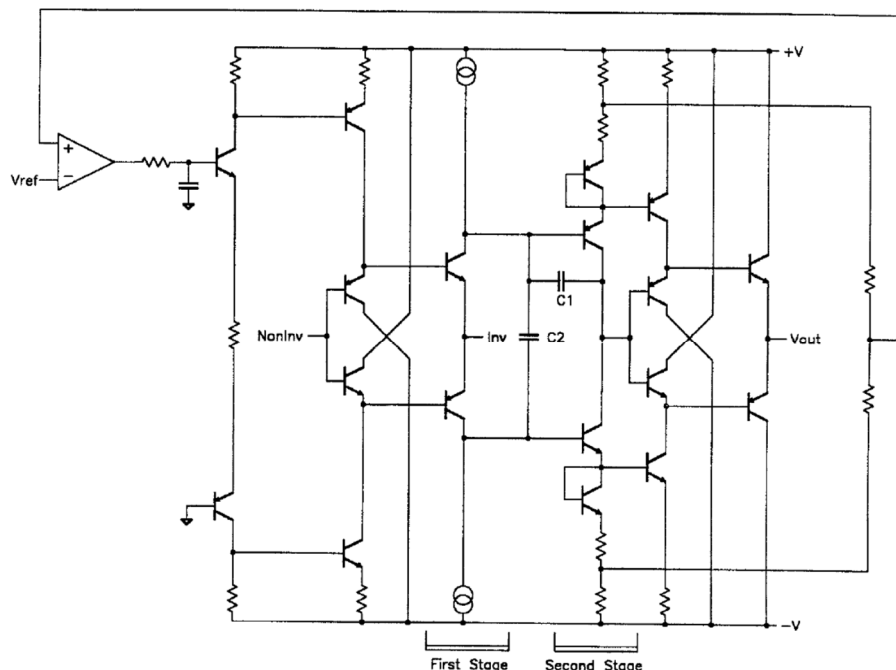


Рис. 4. Практический двухкаскадный усилитель с токовой обратной связью.

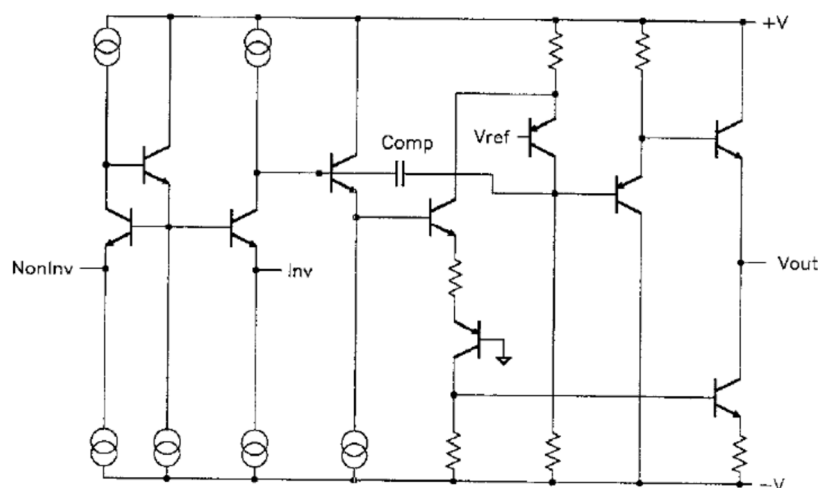


Рис. 5. Двухкаскадный усилитель с токовой обратной связью AD9611.

На рис. 6. Показана схема полностью монолитного двухкаскадного усилителя AD9617 [11]. Схема в чем-то похожа на AD9611, тоже использована схема сломанного каскода, однако каждый каскад сделан полностью симметричным. И опять ток второго каскада используется для увеличения скорости нарастания выходного каскада. Смещение второго каскада организовано пропуском тока через набор диодов, которые запускают второй каскад, и затем сопоставлением с внутренне

образованной землей для установления уровней постоянного напряжения. В этой конструкции пожертвовали потребляемой мощностью, полосой, уровнем синфазного входного сигнала и простотой, однако она имела весьма низкие уровни искажений для не очень высоких частот [12]. Как и AD9611, эта схема в своей основе не обладает высокой скоростью нарастания.

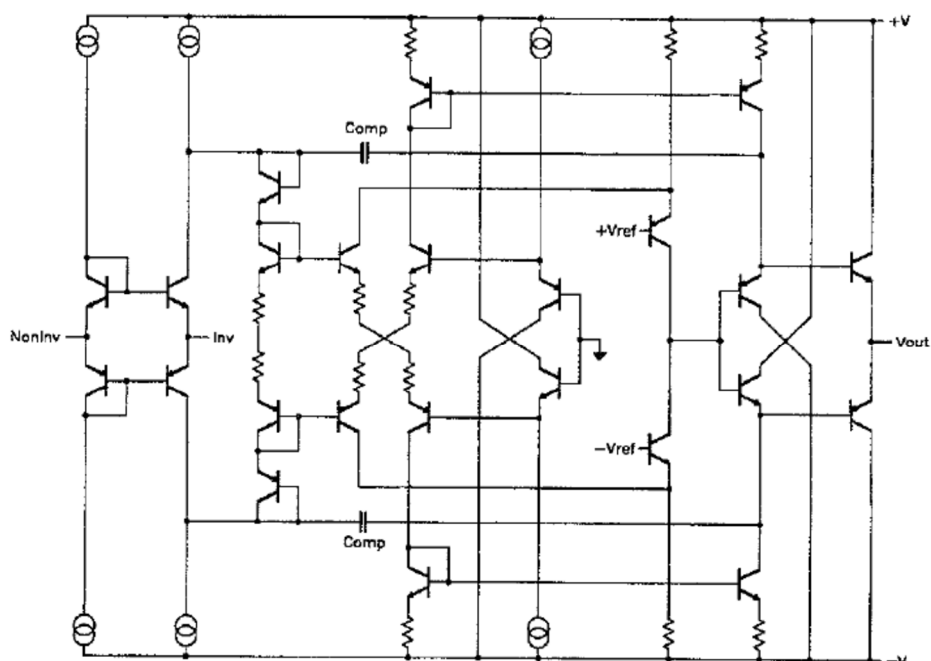


Рис. 6. Упрощенная схема двухкаскадного усилителя с токовой обратной связью AD9617.

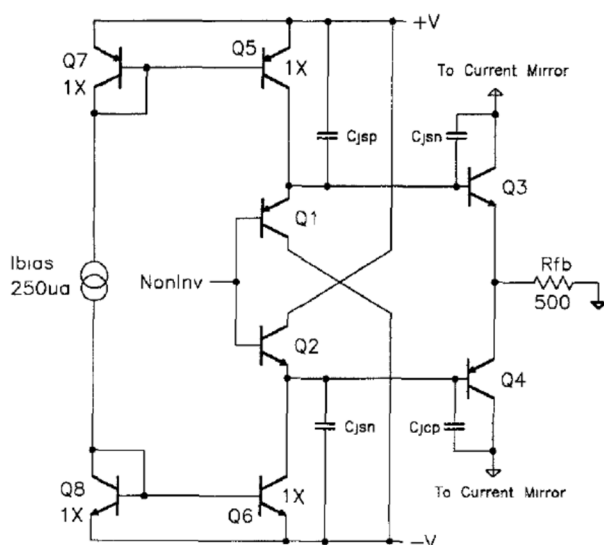


Рис. 7. Схема простого входного каскада с токовой обратной связью.

Из-за отсутствия ограничения скорости нарастания первого порядка в традиционном однокаскадном усилителе с токовой обратной связью его можно использовать для схем очень малой мощности. Однако для расширения полосы при полной мощности следует аккуратно оценить ограничения второго порядка на скорость нарастания. В модели входного каскада для однокаскадного усилителя с токовой обратной связью в виде «алмазного буфера»⁴ (рис. 7) скорость нарастания буфера ограничивается способностью Q5 и Q6 обеспечить ток, необходимый для

⁴ В оригинале diamond buffer – англоязычное обозначение для параллельного усилителя тока на двух парах комплементарных биполярных транзисторов. – Прим. переводчика.

зарядки паразитных емкостей. Потребности Q3 и Q4 в токах базы только усугубляет проблему. Приближенные уравнения выглядят так⁵:

$$+SR \approx \frac{IC5 - \frac{V_{in}}{\beta_{npn} \cdot R_{fb}}}{C_{jsp} + C_{jsn}} \quad (1)$$

$$-SR \approx \frac{IC6 - \frac{V_{in}}{\beta_{npn} \cdot R_{fb}}}{C_{jsp} + C_{jsn}} \quad (2)$$

Это ограничение можно преодолеть, используя схему на рис. 8. Для положительной ступеньки [на входе] схема использует то свойство, что когда эмиттерный узел Q1 начинает подъем вследствие C_{jsp} и C_{jsn}, Q1 начинает отключаться. Однако Q2 включается и заряжает паразитные емкости C_{jsp} и C_{jsn}. Коллекторный ток Q2 тогда рециркулирует через смещение, что увеличивает ток зарядки Q5. Аналогично, для отрицательной ступеньки коллекторный ток Q1 рециркулирует и помогает Q6. Диоды Q9 и Q10 защищают базы Q3 и Q4.

Эти методики основаны на хорошем подборе транзисторов. В реальности р-п-р емкость обычно в два и более раз выше, чем н-п-п емкость. И все-таки, скорость нарастания можно поднять на порядок. Рис. 9 – симуляция, показывающая потенциальное улучшение для типичного скоростного биполярного процесса. А схема на рис. 7 не только имеет плохую скорость нарастания, но и сильно нелинейное переключение.

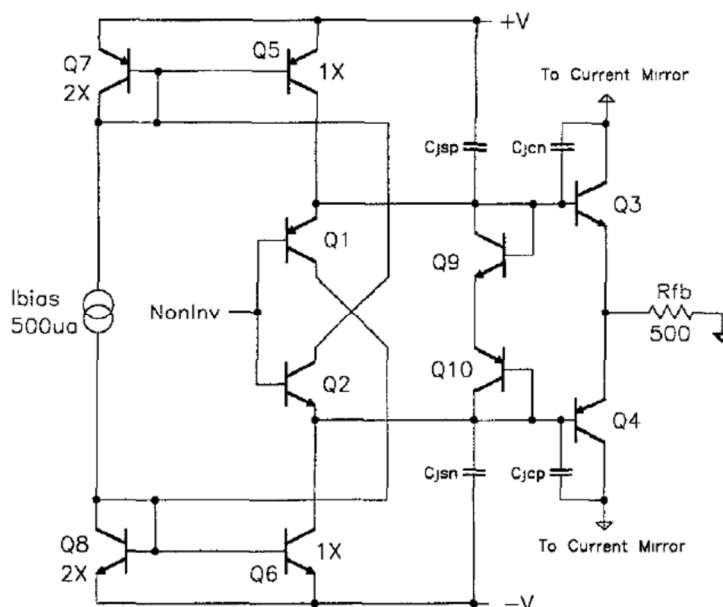


Рис. 8. Входной каскад с токовой обратной связью со схемой, повышающей токовые возможности.

III. УСИЛИТЕЛИ С ОБРАТНОЙ СВЯЗЬЮ ПО НАПРЯЖЕНИЮ

В последнее десятилетие токовая обратная связь стала доминирующей при разработке скоростных усилителей, однако недавно обратная связь по напряжению тоже вернулась. Обратная связь по напряжению имеет несколько особенностей, отсутствующих при использовании токовой обратной связи: низкий шум при низком усилии, выход на стационарный режим при низких уровнях, способность создавать инвертирующие интеграторы и др. В приложениях типа активных фильтров, для которых требуются предельные значения параметра «усиление-полоса» и низкий шум, можно использовать однокаскадную схему со сломанным каскодом (Рис. 10). Транзисторы типа р-п-р

⁵ В статье нет расшифровки обозначений +SR и -SR. По-видимому – это отклик на ступеньку (Step Response) положительного и отрицательного знака, соответственно. – Прим. переводчика.

используются только как эмиттерные повторители или в схеме с общей базой, и у этих усилителей отличная полоса для слабого сигнала.

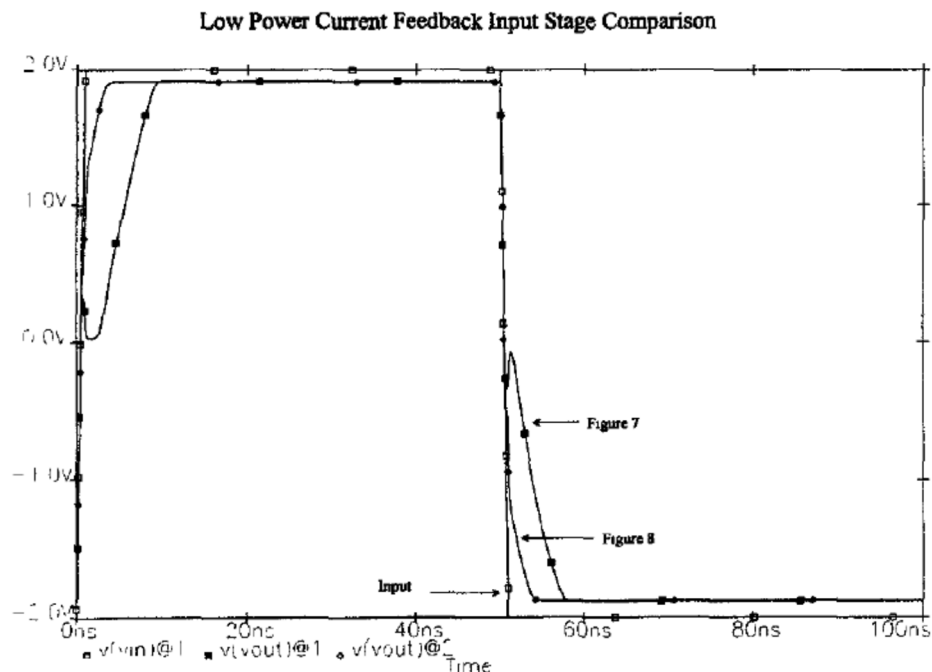


Рис. 9. Сравнение результатов моделирования для рис. 7 и 8.

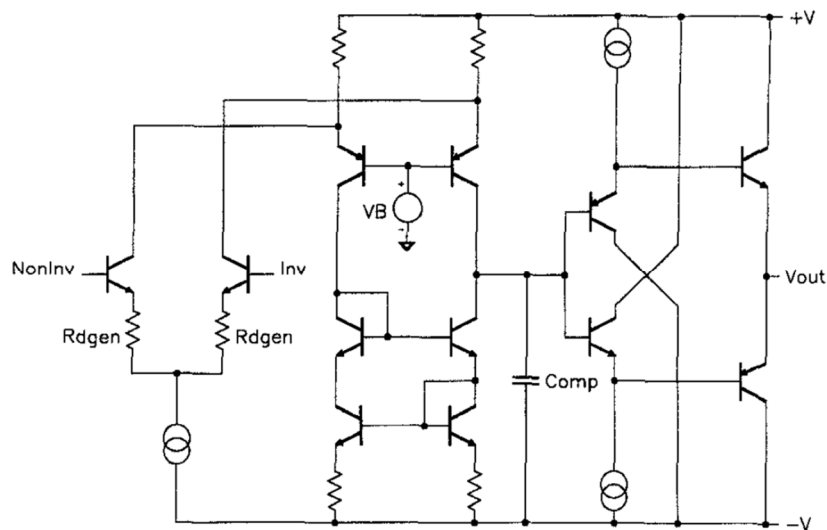


Рис.10. Усилитель класса А со сломанным каскодом.

Возрастающая скорость современных комплементарных биполярных процессов⁶ может найти применение не только в схемах с токовой обратной связью, но и в усилителях с обратной связью по напряжению, чтобы получить более высокое усиление при менее высоких частотах. Эти усилители обеспечивают 14-18-б линейность, которая сегодня требуется для обработки сигналов от 500 кГц до 20 МГц. Однако, без фазовой компенсации можно условно иметь в виду, что полоса усилителя сокращается в два раза при добавлении каждого нового каскада усиления.

Пример двухкаскадной архитектуры показан на рис. 11. В этом случае полностью балансный интегратор сформирован вокруг второго каскада. Входной каскад нагружен на два источника тока со смещением, организованным с помощью синфазной петли обратной связи. Много других

⁶ По-видимому, речь идет о технологических комплементарных процессах, позволяющих получить более высокие скорости биполярных транзисторов. – Прим. переводчика.

многокаскадных топологий может быть взято прямо от более медленных $\pm 15\text{В}$ -усилителей, но следует уделить внимание соотношению «шум – скорость нарастания». Далее, поскольку частоты полезных сигналов несколько ниже, а точность конечных приложений выше, более высокие требования предъявляются к точности [режимов] по постоянному току.

Многие применения обратной связи по напряжению определенно требуют большей ширины полосы при полной мощности (то есть скорости нарастания), чем можно получить со смещением в классе А при практических уровнях мощности.

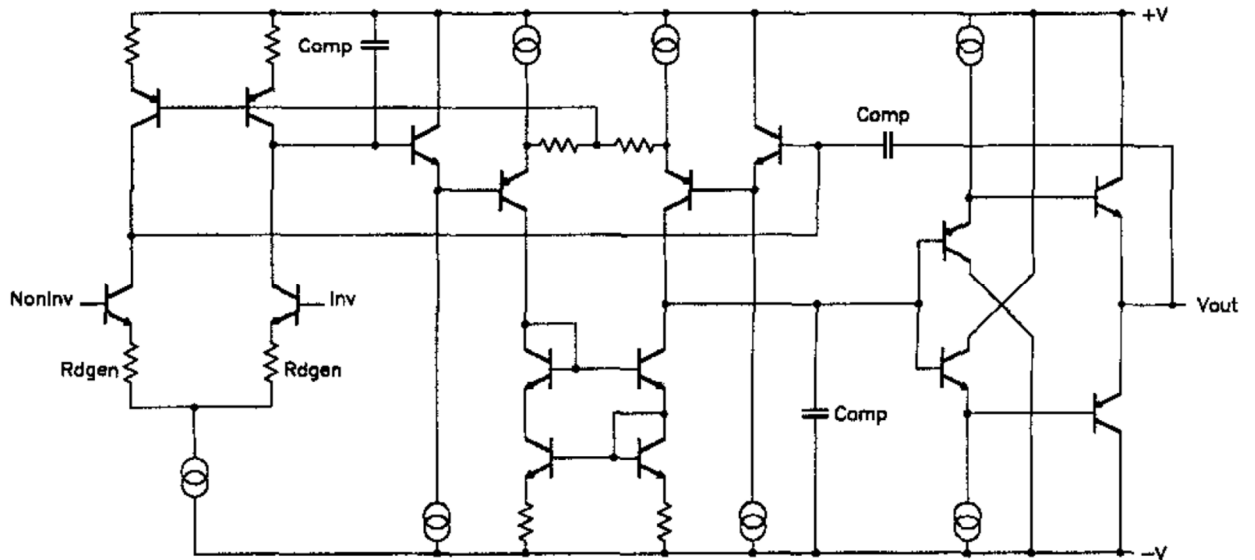


Рис. 11. Полностью балансный двухкаскадный усилитель класса А.

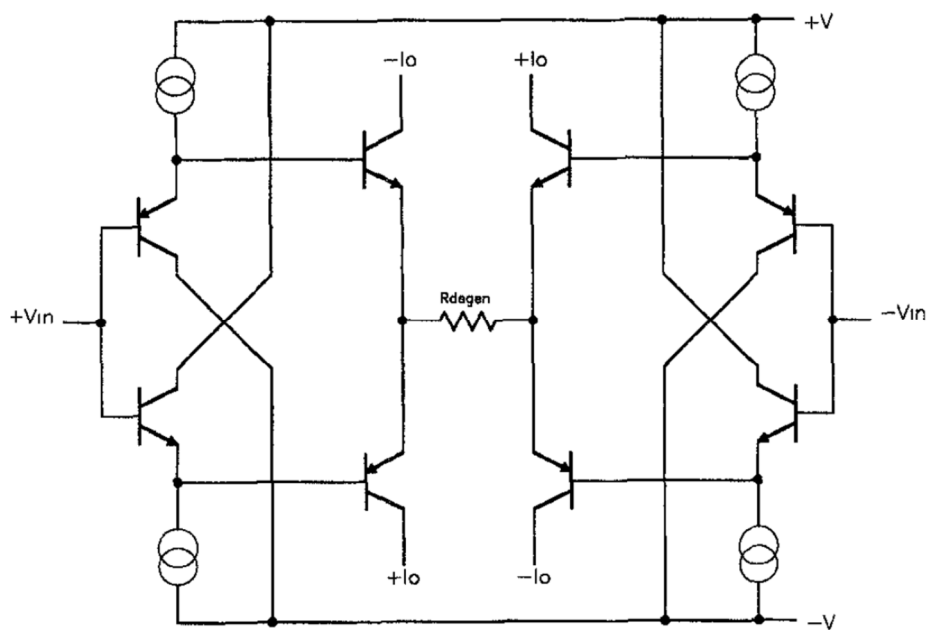


Рис. 12. Полностью симметричный входной каскад в классе АВ.

Поэтому все большее распространение получают биполярные ОУ с входным каскадом в классе АВ. Однако из-за дополнительных элементов, участвующих в организации смещения, шум напряжения почти всегда увеличивается. Один из способов использования входного каскада в классе АВ – расширить входной каскад на основе «алмазного буфера» (рис.7) до двух таких буферов, и сделать входные и выходные характеристики симметричными, как показано на рис.12. Транскондуктанс устанавливается током смещения и общим резистором нагрузки, R_{dgen} . Для маломощных применений этот каскад вместо такого решения может быть сформирован из двух усиленных

буферов (рис.8). Один из способов реализации такого каскада в ОУ – замена несимметричного входного каскада на рис.3 симметричным, как показано на рис. 13.

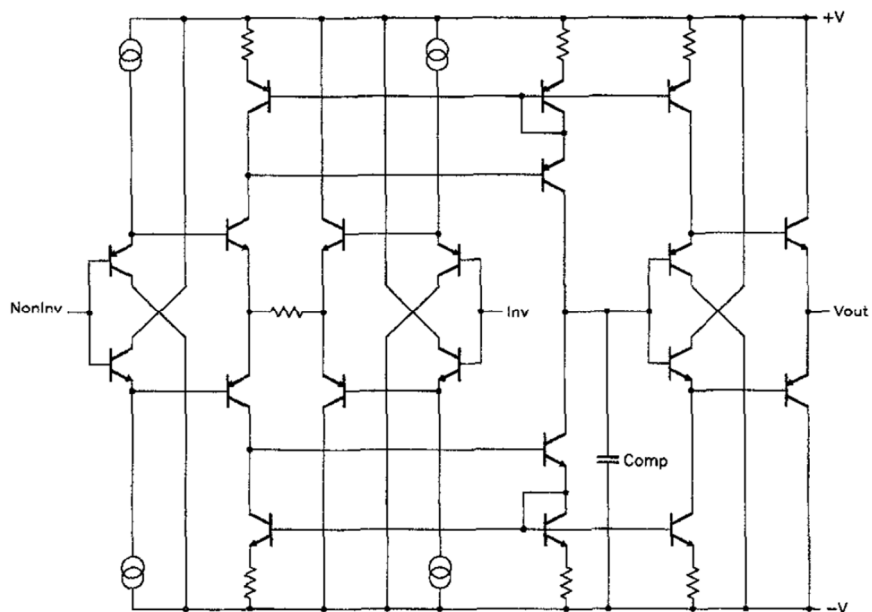


Рис.13. Усилитель с обратной связью по напряжению на основе усилителя с токовой обратной связью, показанному на рис. 2.

Другое решение для случая малой мощности состоит в понимании того, что во многих случаях основная трудность – требования по расклатке p-n-p ($\beta p(f) \ll \beta n(f)$). Рис. 14 показывает входной каскад в классе АВ, организованный таким образом, чтобы условия для p-n-p устройств не задавались от источников тока. Вместо этого они получают свой базовый ток прямо от входа. Диапазон синфазного входного сигнала теперь уже не полностью симметричен, но преимущество этой схемы в том, что она способна обрабатывать колебания относительно земли при однополярном питании.

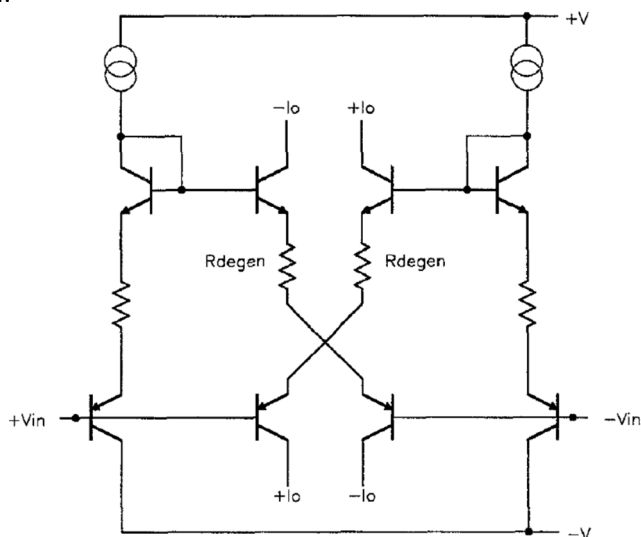


Рис. 14. Входной каскад в классе АВ с уменьшенной зависимостью от величины β p-n-p устройств.

Рис.15 показывает применение входного каскада в классе АВ с уменьшенной зависимостью от величины β p-n-p устройств в двухкаскадном усилителе. Компенсирующий конденсатор запитывается от буфера класса АВ в выходном каскаде, чтобы избежать ограничения по скорости нарастания с этой стороны, а также избыточной емкости в нагрузке. Однако второй каскад все-таки работает в классе А и должен быть хорошо скомпенсирован, чтобы не было ограничения по скорости нарастания.

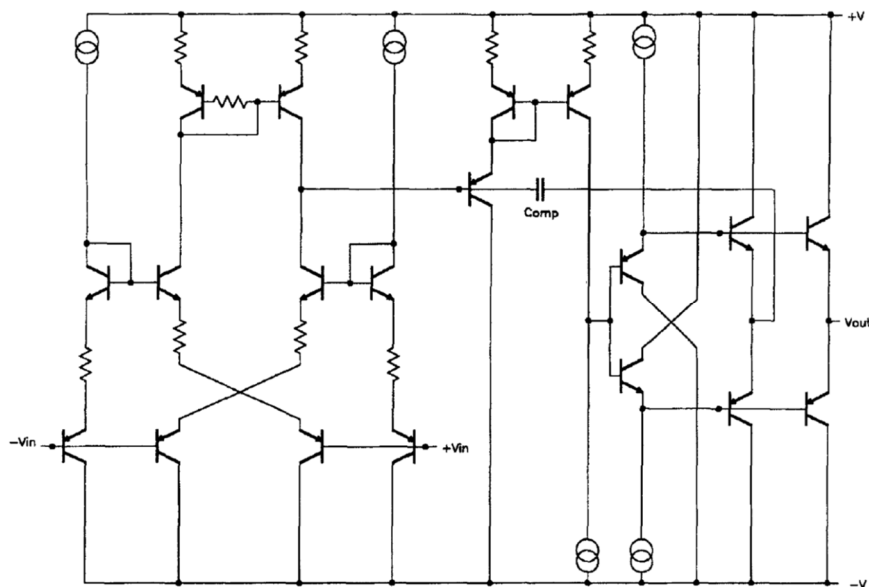


Рис. 15. Двухкаскадный усилитель с обратной связью по напряжению с использованием входного каскада в соответствии с рис.14.

IV. БУФЕРЫ С ЕДИНИЧНЫМ УСИЛЕНИЕМ

Хотя и усилители с ОС по напряжению, и усилители с ОС по току можно ввести в режим с усилением $1V/V$, усилитель именно исключительно с единичным усилением добавляет гибкость. Типичные применения – драйверы кабелей или флеш-конвертеры – характеризуются необходимостью иметь максимальную полосу при полной мощности плюс способность работать на емкостную нагрузку. Главное преимущество буфера с замкнутой петлей обратной связи состоит в том, что обратная связь включена внутри, что исключает задержку по внешней цепи обратной связи.

Чтобы оценить сравнительные характеристики буфера, сравним три примера типичных буферов с единичным усилением с полосой 800 МГц. Если обратная связь подключается вне корпуса, упрощенная модель паразитной нагрузки для стандартного 8-выводного корпуса SOIC выглядит, как показано на рис.16. Рис. 17 показывает симуляцию для трех случаев. Случай 17(a) – график полосы без паразитных эффектов, случай 17(b) – полоса с обратной связью вне корпуса на плате, 17(c) – обратная связь в чипе. Хотя случай (c) имеет некоторый выброс, он явно лучше случая (b).

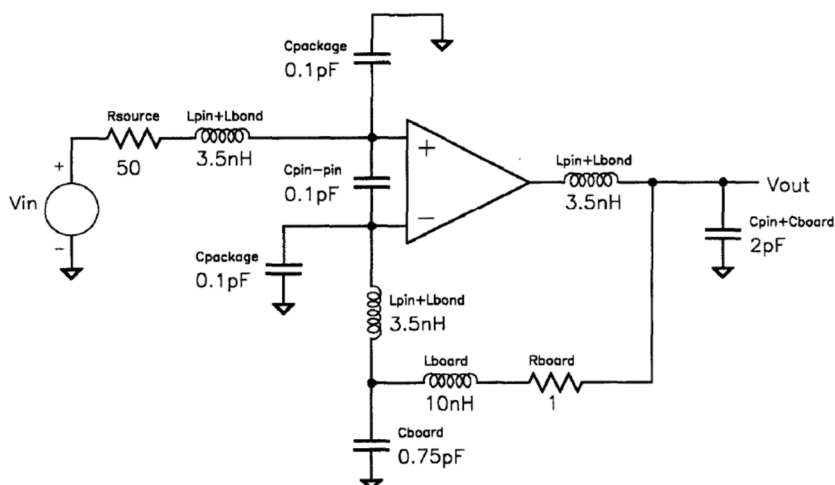


Рис. 16. Паразитные цепи в буфере с внешней обратной связью.

800 MHz Buffer - Package Parasitic Interaction

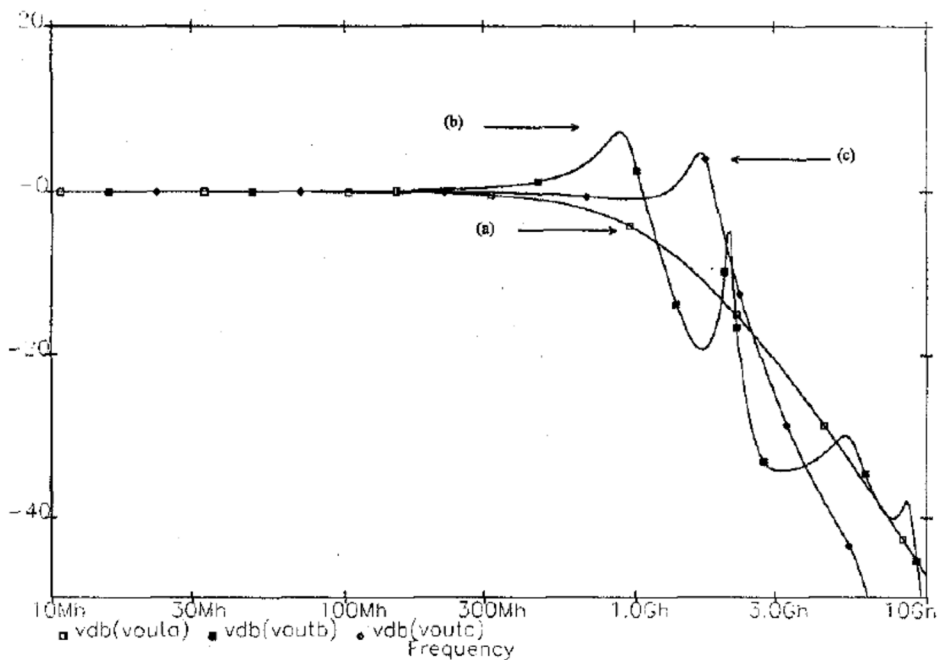


Рис. 17. Симуляция, иллюстрирующая роль паразитных эффектов в идеальном 800-МГц буфере в корпусе 8-pin SIC: а) паразитные эффекты отсутствуют, б) цепь ООС внешняя на плате, с) цепь ООС внутри чипа.

Сохраняющаяся нестабильность или выброс для случая 17(b) возникает из-за очень легкой емкостной нагрузки в 2 пФ. Есть несколько способов улучшить ситуацию. Первый способ – добавить на выход последовательный резистор, чтобы отделить емкостную нагрузку от усилителя. Это конечно, означает, что выходное сопротивление уже не будет низким, что для многих применений является серьезным недостатком.

Второй способ показан на рис. 18. Интуитивно может показаться, что поскольку R_x и C_x шунтируют выходной каскад на высоких частотах, полоса может расширяться. Хотя это верно, R_x и C_x выполняют более важную функцию. Они образуют компенсирующую обратную связь в выходном каскаде. По мере увеличения емкостной нагрузки начинается взаимодействие [этой цепочки] с выходным импедансом с форсированием разностного напряжения между узлом, обозначенным большое-Z и выходом. Появляется ток через R_x и C_x и узел с высоким импедансом начинает видеть емкость на выходе. Это обеспечивает добавление компенсирующей емкости, поддерживающей устойчивость. К сожалению, при этом сужается полоса. Без R_x и C_x приходится уменьшать емкость нагрузки для увеличения запаса по фазе. С R_x и C_x приходится высокая емкость в нагрузке сужает полосу. Этот подход работает только в однокаскадных схемах. В многокаскадных компенсационных схемах типа интеграторов введение R_x и C_x может ухудшить стабильность.

Третий способ пригоден только для усилителей с единичным усилением и состоит в выходе с разомкнутой петлей по схеме на рис. 19. В этом случае не только обратная связь замыкается на чипе, но и выходная емкость отделяется от точки обратной связи величиной «бета» транзисторов. Выходное сопротивление теперь уже не уменьшается петлей обратной связи, хотя оно и может быть довольно низким, так как задается током смещения транзисторов. Также полоса уже не является прямой функцией емкости нагрузки. Наконец, петля обратной связи удерживает на низком уровне отклонение [на выходе].

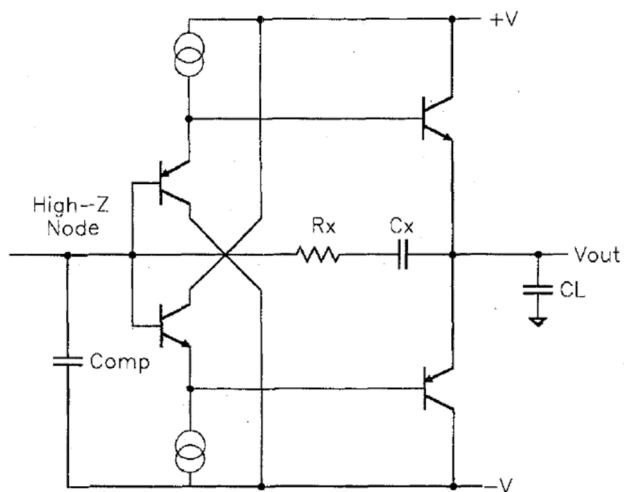


Рис. 18. Компенсация емкостной нагрузки с помощью обратной связи.

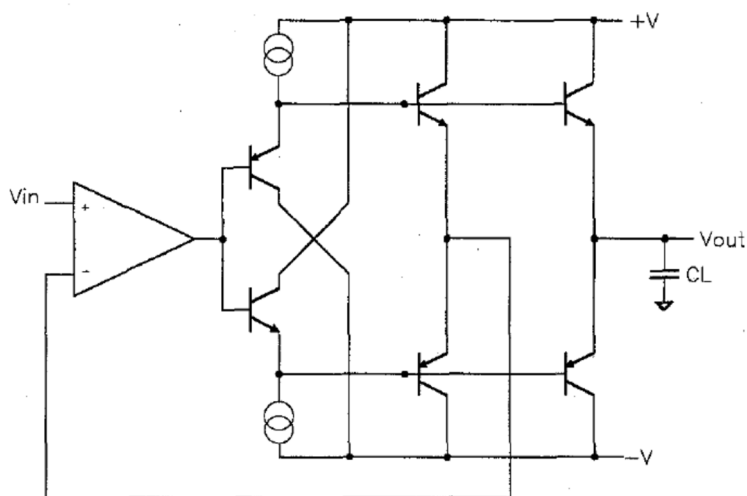


Рис. 19. Изолирование выхода при разомкнутой обратной связи.

V. ИСКАЖЕНИЯ В БИПОЛЯРНЫХ УСИЛИТЕЛЯХ

Гармонические и интермодуляционные искажения в усилителях всегда являются важным моментом при аналоговом конструировании. Возможно, лучший подход для получения низких искажений состоит в том, чтобы заниматься каждым источником искажений отдельно. Несмотря на имеющиеся различия, механизмы искажений в усилителях с обратной связью по току и по напряжению на удивление похожи.

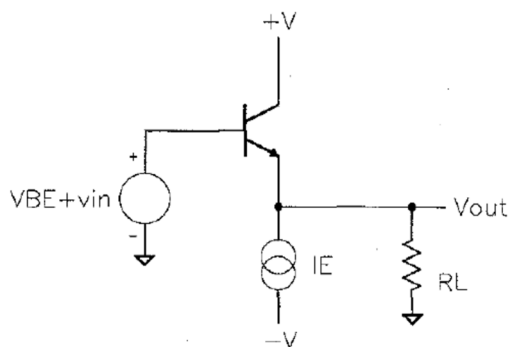


Рис. 20. Простая схема выходного каскада класса А.

Вначале рассмотрим выходной каскад. Выходные каскады класса А (рис. 20) все-таки дают искажения несмотря на то, что есть определенные псевдонаучные аргументы, что это не так. В

пренебрежении нелинейностью бета уравнения для искажений типа второй и третьей гармоники выглядят так:

$$HD2 \approx \frac{v_{in} \cdot VT}{4 \cdot IE^2 \cdot RL^2 \cdot \left[1 + \frac{RB}{\beta \cdot RL} + \frac{v_{in}^2 \cdot VT}{4 \cdot IE^3 \cdot RL^3} + \frac{VT}{IE \cdot RL} \right]} \quad (3)$$

$$HD3 \approx \frac{v_{in}^2 \cdot VT}{12 \cdot IE^3 \cdot RL^3 \cdot \left[1 + \frac{RB}{\beta \cdot RL} + \frac{v_{in}^2 \cdot VT}{4 \cdot IE^3 \cdot RL^3} + \frac{VT}{IE \cdot RL} \right]} \quad (4)$$

Каждая гармоника как минимум является функцией входного напряжения (v_{in}), сопротивления нагрузки (RL) и номинальной рассеиваемой мощности (IE). Действительно, это справедливо для большинства механизмов искажений. В большинстве конструкций пиковое входное напряжение и сопротивление нагрузки зафиксированы, поэтому с уменьшением тока покоя искажения экспоненциально увеличиваются.

В усилителях класса АВ с большим смещением частично подавляются четные гармоники. Можно показать, что справедливо уравнение

$$HD2 \approx \frac{4 \cdot (A_p - A_n)}{3 \cdot \pi \cdot (A_p + A_n)} \quad (5)$$

где A_p и A_n - усиления для положительного и отрицательного [сигналов]. Поэтому в той степени, в которой положительный и отрицательный пути соответствуют друг другу по усилению и фазе, четные гармоники будут равны нулю. Хотя остаются нечетные гармоники, общий уровень гармонических искажений снизится. Чтобы проиллюстрировать важность соответствия по усилению и фазе, рассмотрим схемы выходного каскада на рис.21. На рис.22 показаны результаты симуляции для $V_{pk} = 1,0V$, 20 МГц на входе. Даже если оба имеют одинаковые размеры и похожие токи смещения, искажения схема на рис.21а намного ниже [чем на рис.21б]. В частности, поскольку для положительных и отрицательных [сигналов] пути содержат и p-n-p, и n-p-n, четные гармоники почти подавляются.

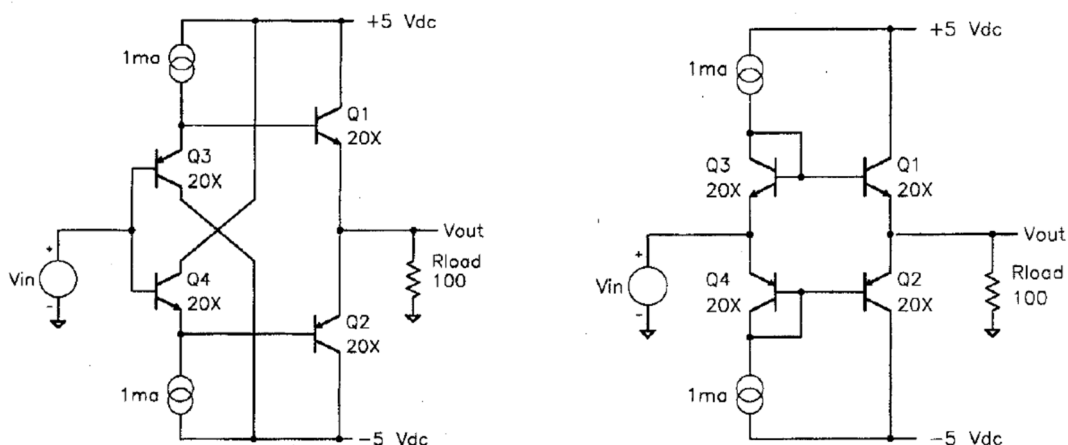


Рис.21. Сопоставление двух традиционных вариантов выходного каскада класса АВ.

В схеме на рис. 21б по сравнению с 21а дополнительная паразитная емкость, связанная с подложкой в транзисторах, соединенных как диоды, приводит почти к удвоению третьей гармоники. Сигнальный ток, требуемый для зарядки этой емкости, берется от входа и должен пройти через диоды. Диоды при модуляции сгенерируют нечетные гармоники. Они генерируют и четные гармоники, но эти гармоники отбрасываются исходя из приведенных выше аргументов.

Другой распространенный источник искажений – нелинейная емкость перехода. Хотя емкость перехода максимальна в прямой активной области, напряжение смещения постоянно в разумных пределах. Следовательно, обратные смещенные переходы обычно являются большими источниками ошибки. Общее уравнение для емкости этого перехода [14] имеет вид:

$$C(V_{IN} + v_{in}) = \frac{C_j}{\left[1 - \frac{V_{IN} + v_{in}}{V_j}\right]^{MJ}} \quad (6)$$

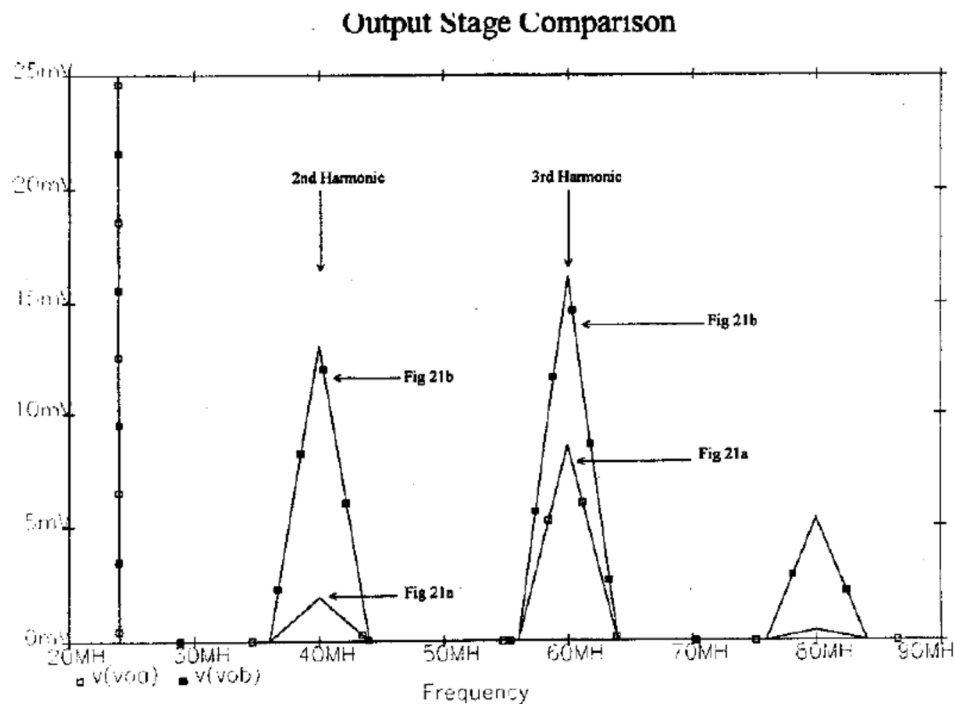


Рис. 22. Моделирование искажений для двух выходных каскадов.

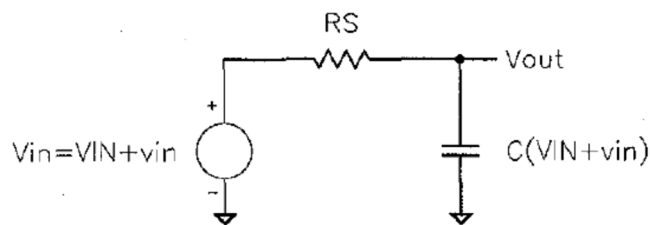


Рис. 23. Простой пример искажений, обусловленных емкостью перехода.

Теперь рассмотрим случай, показанный на рис.23, где линейный резистор включен совместно с емкостью обратно смещенного перехода. Вторая гармоника будет доминировать. Используя разложение в ряд Вольтерры⁷, можно получить упрощенную формулу:

$$HD2 \approx \frac{v_{in} \cdot \pi \cdot R_S \cdot c_1 \cdot f \cdot \sqrt{1 + (2 \cdot \pi \cdot R_S \cdot c_0 \cdot f)^2}}{\sqrt{(1 + (4 \cdot \pi \cdot R_S \cdot c_0 \cdot f)^2)^3}} \quad (7)$$

где

$$c_0 = \frac{C_j}{\left[1 - \frac{V_{IN}}{V_j}\right]^{MJ}} \quad c_1 = \frac{C_j \cdot MJ}{V_j \cdot \left[1 - \frac{V_{IN}}{V_j}\right]^{(1+MJ)}}$$

⁷ Про применение рядов Вольтерры (Vito Volterra) в анализе электронных цепей со слабой нелинейностью можно прочитать, напр., здесь: <http://www.euointech.ru/products/AWR/VoltaireSeries.pdf> - прим. переводчика.

Это же уравнение применимо для основного источника искажений в однокаскадном операционном усилителе. Возьмем, к примеру, сломанный каскод (рис.10). Большая часть искажений в этих схемах исходит от узла с высоким импедансом, соединенным с нелинейной емкостью перехода. Для этого случая искажения при разомкнутой петле обратной связи приблизительно равны

$$HD2 \approx \frac{v_{in} \cdot \pi \cdot \left(\frac{r_{Opt} \cdot r_{Ont}}{r_{Opt} + r_{Ont}} \right) \cdot ct_1 \cdot f \cdot \sqrt{1 + \left(2 \cdot \pi \cdot \left(\frac{r_{Opt} \cdot r_{Ont}}{r_{Opt} + r_{Ont}} \right) \cdot ct_0 \cdot f \right)^2}}{\sqrt{\left(1 + \left(4 \cdot \pi \cdot \left(\frac{r_{Opt} \cdot r_{Ont}}{r_{Opt} + r_{Ont}} \right) \cdot ct_0 \cdot f \right)^2 \right)^3}} \quad (8)$$

где

$$ct_0 = c_{jc0p} + c_{jc0n} + c_{js0p} + c_{js0n}$$

$$ct_1 = c_{jc1p} - c_{jc1n} + c_{js1p} + c_{js1n}$$

а r_{Ont} и r_{Opt} - выходные импедансы, если смотреть в направлении n-p-n и p-n-p, соответственно, на высокоимпедансном узле.

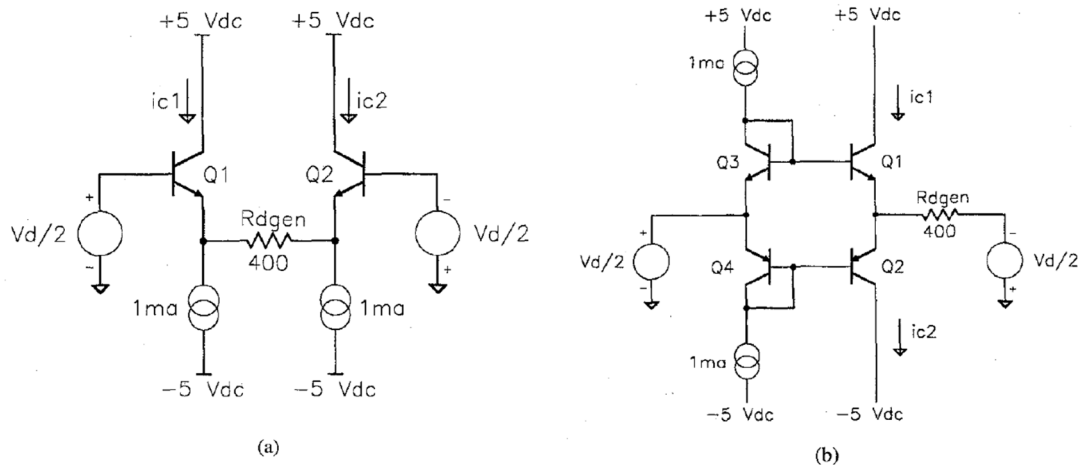


Рис. 24. Входной каскад [схемы] (a) с ООС по напряжению; (b) по току.

Если для p-n-p и n-p-n емкости база-коллектор и коллектор-подложка совпадают, четные гармоники близки к нулю. Они никогда не совпадают, но в некоторых случаях можно добавить дополнительную нелинейную емкость к n-p-n для улучшения соответствия и понижения искажений.

Теперь рассмотрим последний источник искажений – входной каскад, который выдает для слабого сигнала (или не очень слабого сигнала) ток для зарядки компенсирующих конденсаторов. Чтобы сравнить различные схемы входных каскадов на высоких частотах, рассмотрим рис.24. Это входные каскады для случаев обратной связи по напряжению и по току с близкими значениями рассеиваемой мощности и крутизны. Рассматриваем только входные каскады, так как остальная часть усилителей могут быть сделаны при необходимости идентичными.

Предположим, для примера, что входной сигнал имеет $V_{pk} = 1,0V$ на 20 МГц. Предположим, что остальная часть усилителя обеспечивает петлевое усиление 20 дБ (10 V/V) на этой частоте, что примерно соответствует 300 МГц-усилителю. Это предполагает, что величина входного напряжения $V_d = 0,1 V_{pk}$. Рис. 25 иллюстрирует результаты типичного скоростного процесса.

На этой частоте вторая гармоника сопоставима для обоих входных каскадов и, как минимум для усилителя с ООС по напряжению, может быть исключена дифференциальным подавлением. По отношению к третьей гармонике преимущество имеет усилитель с токовой обратной связью. Чтобы улучшить третью гармонику для усилителя с ООС по напряжению, требуются либо экзотический подход типа коррекции по опережению или увеличение мощности.

Voltage Feedback - Current Feedback Comparison

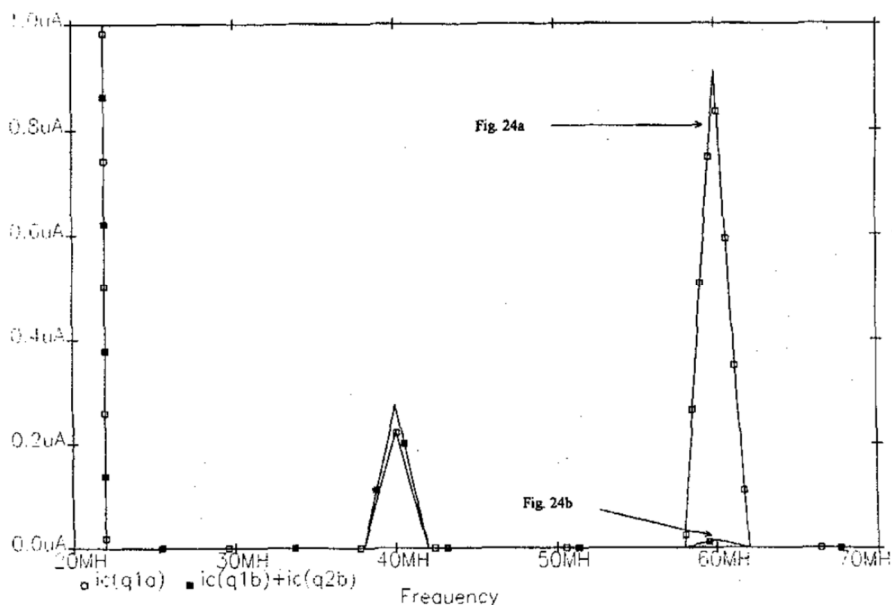


Рис. 25. Сравнительное моделирование искажений входных каскадов для случаев ООС по напряжению и по току.

VI. ЧЕТЫРЕ УСИЛИТЕЛЯ НА ОСНОВЕ ОДНОГО ЧИПА

На основе того, что обсуждалось ранее, был изготовлен уникальный набор компонентов на одном общем базовом чипе. Базовый набор состоит из транзисторов, резисторов и конденсаторов и использовался для создания семейства из четырех современных операционных усилителей с весьма различными характеристиками. Такой подход выбран для повышения производительности и удешевления процесса разработки. Подход предполагает наличие общих элементов в каждом устройстве, а для формирования четырех специфических архитектур вводится минимальное число дополнительных элементов.

Каждый усилитель оптимизировался по полосе, скорости нарастания, искажениям и рассеиваемой мощности. Операционный усилитель можно представить в виде блок-схемы на рис. 26. Каждая архитектура имеет все эти блоки как общие элементы, но блоки подстраиваются под требования индивидуальных усилителей. Таблица 1 показывает контраст между важными параметрами каждого усилителя.

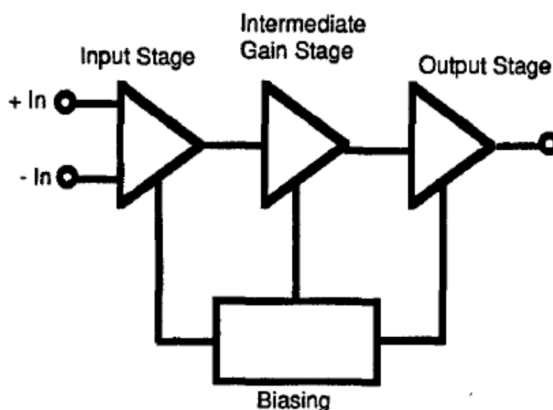


Рис. 26. Блок-схема ОУ.

Табл. 1. Параметры усилителей

	Широкополосный	Малоискажающий	Токовая ОС	Малая мощность
Полоса по -3дБ RL=100 Ом CL=5пФ	1,3 ГГц	450 МГц	1 ГГц	650 МГц
Шум напряжения	2.9 nV/√Hz	2.3 nV/√Hz	4.0 nV/√Hz	7.1 nV/√Hz
Время установления	18 нс	11,5 нс	8 нс	11,5 нс
Скорость нарастания	350 V/μs	380 V/μs	2000 V/μs	180 V/μs
AoI	57 дБ	95 дБ	250 ком	55 дБ
Искажения f=5МГц Vin=1Vp RL=100 Ом	85 dBc	95 dBc	70 dBc	82 dBc (RL=500 Ом)
Рассеиваемая мощность	180 мВт	220 мВт	150 мВт	55 мВт

На ранних стадиях проекта было принято решение выбрать процесс, который позволит отличить продукты по их параметрам. Другая интригующая причина делать акцент на параметрах заключалась в том факте, что размер кристалла не оптимален из-за необходимости разместить четыре различные конструкции одновременно. СВІС-V2-процесс был выбран для достижения необходимых параметров. Таблица II показывает основные характеристики процесса.

VII. АРХИТЕКТУРА ДИФФЕРЕНЦИАЛЬНОГО УСИЛИТЕЛЯ

Рисунки с 27 по 30 показывают упрощенную схематику разработанных четырех дифференциальных операционных структур. Архитектура с самой широкой полосой – сломанный каскод на рис. 27. Это однокаскадный усилитель с доминирующим полюсом, задаваемым выходным импедансом каскада усиления и компенсирующим конденсатором. Поскольку вторичных полюсов, которые могут ухудшить запас по фазе, меньше, чем в типичном многокаскадном усилителе, полоса частот максимальна.

Рис. 28 показывает упрощенную схему усилителя с низкими искажениями. Он имеет наибольшее усиление с разомкнутой петлей обратной связи и наименьшее смещение за счет балансной природы. Низкие искажения на высоких частотах достигаются через двойную петлю обратной связи с интегратором вокруг второго каскада усиления, что позволяет свести искажения второго и выходного каскадов ко второму порядку.

Усилитель на рис. 29 имеет токовую обратную связь и самую большую скорость нарастания. Для усилителя с токовой обратной связью полоса обычно не зависит от усиления в отличие от усилителей с обратной связью по напряжению, для которых полоса изменяется при изменении усиления.

Усилитель с малой мощностью на рис.30 также использует сломанный каскод и даже при том, что рассеиваемая мощность составляет примерно треть по сравнению с мощной версией, полоса уменьшается только наполовину. Этот усилитель имеет самые худшие параметры шума как следствие уменьшенного тока смещения.

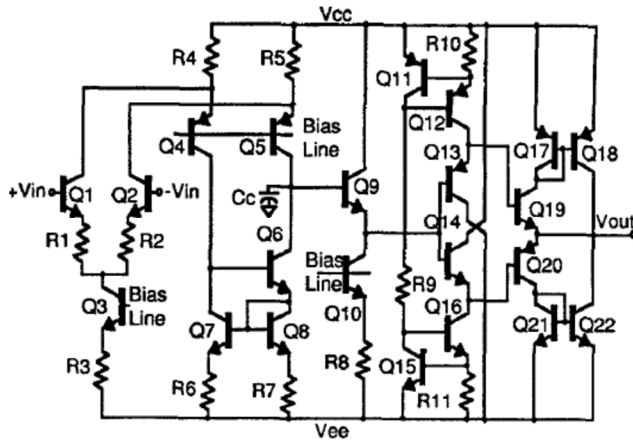


Рис. 27. Схема со сломанным каскодом

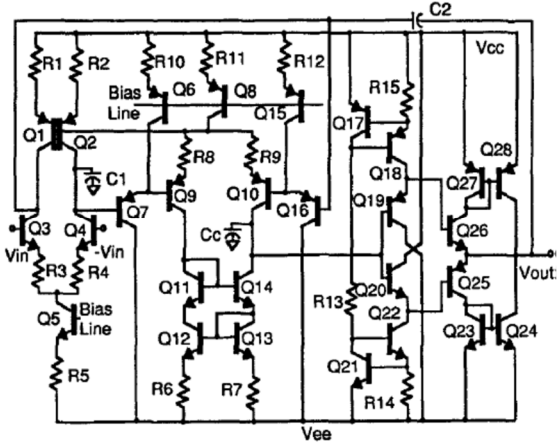


Рис. 28. Схема с низкими искажениями

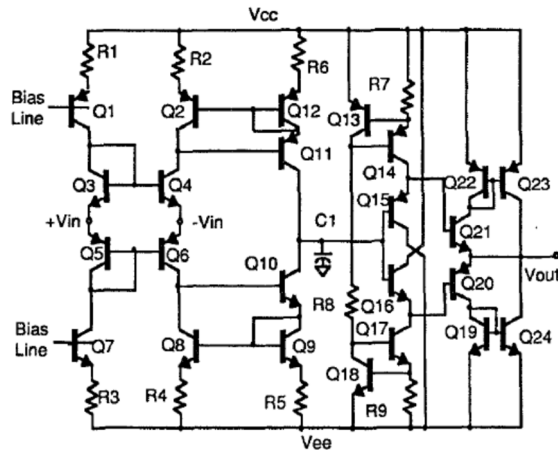


Рис. 29. Схема с токовой обратной связью

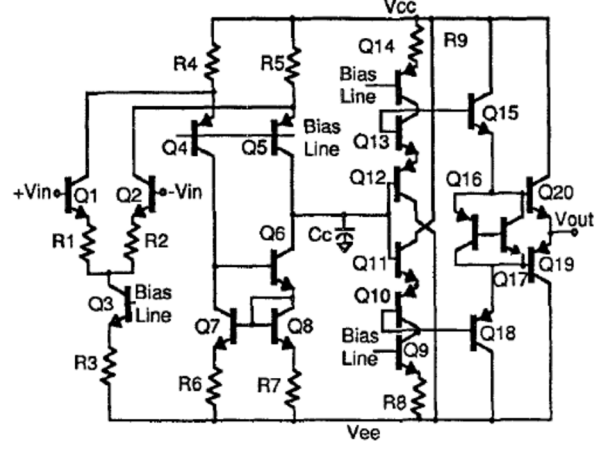


Рис. 30. Маломощная схема

Табл. 2. Типичные параметры транзисторов для процесса СВIC V2 фирмы AT&T

Parameter	NPN	PNP	Units
Hfe	118	45	----
Ft	10.2	4.3	GHz
Va	27	11	Volts
BVCEX	12	15	Volts
CJC	0.079	0.199	pF
CJS	0.102	0.593	pF
Rb	52.8	40.1	Ohms

Хорошо известно, что надлежащее шунтирование емкостью источника питания важно для стабильности ОУ. Паразитные индуктивности [в цепях] питания имеют тенденцию создавать положительную внутреннюю обратную связь, которая в лучшем случае ухудшает запас по фазе, а в худшем – приводит к генерации. С ростом полосы единичного усиления «невосприимчивость» усилителя к паразитной индуктивности источника питания снижается. Поэтому, одна из особенностей этих усилителей – введение шунтирующей емкости 50 пФ прямо в чипе. Это приводит к потерям полезной площади, но позволяет в стандартном 8-выводном корпусе иметь полосу шире 1 ГГц.

VIII. ВХОДНОЙ КАСКАД И КАСКАД УСИЛЕНИЯ

A. Широкополосный усилитель

Усилитель со сломанным каскодом (рис. 27) имеет дифференциальный входной каскад, образованный Q1 и Q2. Эмиттерные резисторы R1 и R2 улучшают скорость нарастания, так как позволяют применить компенсирующий конденсатор меньшей емкости. Коллекторы Q1 и Q2 соединены с эмиттерами р-п-р транзисторов Q4 и Q5. Это позволяет простому однокаскадному усилителю иметь большой диапазон синфазного входного сигнала, а также большой размах сигнала на выходе. Другие варианты имеют такие параметры только с двумя каскадами.

Коллекторы Q4 и Q5 соединены с токовым зеркалом Уилсона (Wilson), образованного транзисторами Q6, Q7, Q8 для увеличения выходного импеданса и усиления этого каскада. R6 и R7 стабилизируют токовое зеркало. Конденсатор Cc вместе с выходным импедансом узла, образованного коллекторами Q5, Q6, формирует первый полюс для режима с разомкнутой петлей. Частота единичного усиления через единицу приблизительно задается постоянной времени (R1 + R2) x Cc:

$$\text{Частота единичного усиления} \approx \frac{1}{2 \cdot \pi \cdot (R1 + R2) \cdot Cc} \quad (9)$$

Сопrotивление резисторов R1+R2 обычно больше собственного сопротивления эмиттера re.

B. Усилитель с малыми искажениями

На рис. 28 показана схема усилителя с обратной связью по напряжению, имеющего низкие искажения, в котором используются два каскада усиления для увеличения коэффициента усиления с разомкнутой петлей ООС, а петля ООС охватывает последний высокоимпедансный узел и выходной каскад для уменьшения искажений. Транзисторы Q3 и Q4 с эмиттерными резисторами R3, R4 образуют входной дифференциальный усилитель. Q1 и Q2 служат источниками тока в коллекторной нагрузке этого каскада. Смещение на входе задается источником тока Q5, а значение тока – резистором R5. Эмиттерные повторители (на) Q7 и Q16 служат буферами перед вторым каскадом усиления. Смещение для них задается источниками тока Q6, Q15 с резисторами R10 и R12, задающими значение тока.

Обратная связь для синфазного сигнала с выходного каскада подается на базы транзисторов Q1, Q2 так, чтобы ток этих источников тока точно соответствовал току через Q4 и Q3. Сигналы с эмиттеров Q7 и Q16 затем подаются на базы Q9 и Q10, которые образуют входную пару второго каскада усиления. Сигнал с коллекторов Q9, Q10 поступает на токовое зеркало Уилсона для увеличения коэффициента усиления каскада.

Источник тока Уилсона состоит из транзисторов Q11-Q14 и резисторов R6, R7. Балансная обратная связь охватывает второй каскад и выходной буфер, при этом конденсаторы C и C2 образуют интегратор [противофазного сигнала]. R8, R9, Cc стабилизируют частотный отклик для этого каскада так как это усилитель с обратной связью. Частота единичного усиления вычисляется следующим образом:

$$\text{Частота единичного усиления} \approx \frac{1}{2 \cdot \pi \cdot (R3 + R4) \cdot (C1 \text{ or } C2)} \quad (10)$$

Смещение для второго каскада обеспечивается источником тока Q8-R11. Выходной сигнал второго каскада берется от точки соединения коллекторов Q10 и Q14 и подается на выходной каскад. Различные варианты этой схемы создаются понижением значений R3, R4 для случаев, когда требуется коэффициент усиления с замкнутой петлей выше единицы. Версии с большим усилением меньше шумят из-за более низких значений указанных резисторов.

С. Токовая обратная связь

Схема с токовой обратной связью (рис. 29) имеет наихудшие характеристики по дрейфу и отклонению от нуля выходного напряжения по сравнению с другими усилителями из-за несимметричного входного каскада. Дифференциальный сигнал подается на точку соединения двух эмиттеров пар транзисторов Q3-Q5 и Q4-Q6. Смещение на входной каскад подается на базы Q1 и Q7. Резисторы R1, R3 определяют значение тока покоя входного каскада. Ток через Q3 и Q5 обеспечивает напряжение смещения для пары Q4-Q6.

В переходном режиме усилитель с токовой обратной связью берет ток от блока питания, обеспечивая скорость нарастания с учетом компенсирующей и паразитной емкостей. При нулевом сигнале ток через входной каскад отражается в ветви, содержащей Q10 и Q11 за счет действия токовых зеркал Уилсона Q2, Q11, Q12 и Q8, Q9, Q10. В динамических условиях дополнительный ток, который проходит через входной каскад впоследствии используется выходным каскадом для зарядки компенсирующей емкости C1.

Ток входного сигнала на эмиттерах Q4 и Q6 проходит через их коллекторы и затем поступает на ранее описанные источники тока Уилсона, сигнал при этом усиливается. R2, R4, R5, R6 обеспечивают эмиттерную обратную связь для стабилизации работы источников тока. Частота единичного усиления задается соотношением:

$$\text{Частота единичного усиления} \approx \frac{1}{2 \cdot \pi \cdot R_{fb} \cdot C1}. \quad (11)$$

На рис. 29 не показан резистор обратной связи Rfb, включенный между выходом и $-Vin$. Соединение коллекторов Q10, Q11 подключается к выходному каскаду, образованному транзисторами Q13-Q24 и резисторами R7-R9.

D. Усилитель малой мощности

Показанная на рис. 30 архитектура усилителя малой мощности – тоже сломанный каскод, похожий на схему широкополосной версии. Так как выходной каскад сделан по схеме Дарлингтона, в широкополосном усилителе не было необходимости использовать дополнительный эмиттерный повторитель. Достигается полоса 650 МГц при трехкратном снижении рассеиваемой мощности. Особенно широкая полоса может быть получена для малых токов, правда, за счет ухудшения скорости нарастания и шума. Анализ (9) показывает, что приходится выбирать между эмиттерными резисторами R1+R2 и компенсирующей емкостью Cc для поддержания частоты единичного усиления. Скорость нарастания задается выражением:

$$\text{Скорость нарастания} = \frac{I}{C_c} \quad (12)$$

где I – ток через источник тока через Q3.

Высокую скорость нарастания можно также поддерживать при низких уровнях мощности, задавая низкое значение Cc при низких значениях I . Однако, если это сделано, нужно увеличить R1+R2 для поддержания частоты единичного усиления, что приведет к увеличению уровня шума. Это видно из

$$en = \sqrt{4TRB} \quad (13)$$

где e_n – уровень шума резистора, а под знаком корня – постоянная Больцмана (пропущена в оригинале! – прим.переводчика), абсолютная температура T , сопротивление резистора R и ширина полосы B .

IX. ВЫХОДНЫЕ КАСКАДЫ

На рис. 31 и 32 показаны схемы выходных каскадов для дифференциальных усилителей. Схема на рис.31 используется во всех усилителях, кроме маломощной версии. Оба выходных каскада работают в режиме АВ с высоким уровнем для исключения искажений типа «ступенька».

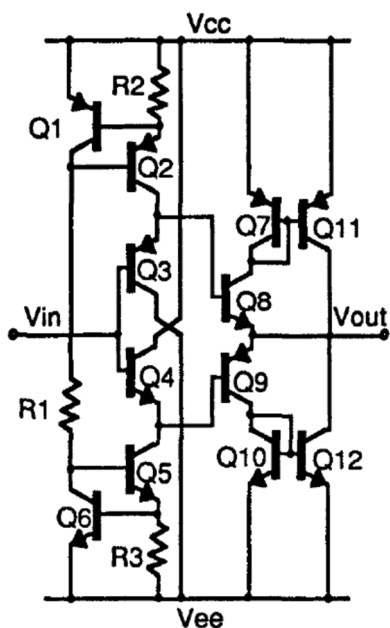


Рис. 31. Типичный выходной каскад.

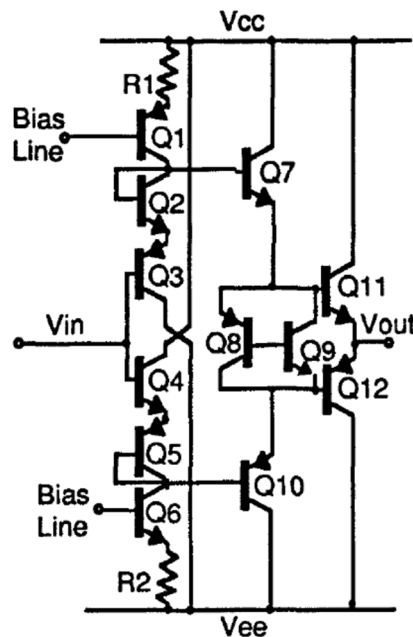


Рис.32. Маломощный выходной каскад.

Для типичного выходного каскада сигнал подается в точку соединения баз Q3 и Q4. Выходной сигнал этих эмиттерных повторителей затем посылается на базы выходных транзисторов Q8 и Q9. Смещение для Q3 формируется через источник тока Q2. Величина тока смещения задается напряжением V_{be} транзистора Q1, которое прикладывается к резистору R2. Подобным же образом ток смещения для Q2 устанавливается с помощью Q5, Q6, и R3. Транзисторные пары Q7-Q11 и Q10-Q12 гарантируют нужный ток даже для наихудшего случая низких бета, что может иметь место при экстремальных температурах. Ток нагрузки, протекающий через Q8 или Q9, отражается токовым зеркалом Q7, Q10 так, что выходной ток протекает через Q11 или Q12 в зависимости от полярности сигнала. Общий ток покоя для этого выходного буфера равен 7 мА и [буфер] может выдать 50 мА на 50-омную нагрузку. Полоса частот этого выходного каскада превышает 5 ГГц, что достаточно много, чтобы не было проблем с запасом по устойчивости.

Выходной каскад на рис. 32 разрабатывался как буфер для маломощного усилителя с током всего 3,1 мА. Полный ток для маломощного усилителя всего 5,5 мА. Входной сигнал поступает на базы Q3 и Q4. Положительный сигнал имеет уровень, сдвинутый транзистором Q5, и поступает на базу Q10. Эмиттер Q10 раскачивается эмиттерным повторителем на p-n-p транзисторе Q12. Смещение для этой группы транзисторов задается источником тока на Q6. R2, подключенный к эмиттеру Q6, задает значение тока смещения. Узел, помеченный как bias line [«линия смещения»], соединен с цепью, связанной с остальной схемой усилителя. Отрицательные сигналы обрабатываются аналогично с помощью Q3, Q2, Q7 и выходного эмиттерного повторителя Q11. Q1 и R1 устанавливают смещение для ранее упомянутых транзисторов. Комбинированное включение Q8 и Q9 используется для смещения выходных транзисторов Q11 и Q12.

Х. СМЕЩЕНИЕ

Схема смещения показана на рис. 33. Ток, текущий через Q2-Q5 и резисторы R2-R4, формирует плавающий источник тока, пропорциональный абсолютной температуре. Значение тока равно:

$$I = \frac{V_T}{R} \ln \left[\frac{A_2 \cdot A_5}{A_3 \cdot A_4} \right] \quad (14)$$

где I - сила тока, $V_T=26$ мВ для комнатной температуры (разность потенциалов, при которой кинетическая энергия электрона равна kT – прим. переводчика), $R=R_3=R_4$, A_2 - A_5 – относительные площади транзисторов Q2-Q5, соответственно. Если предположить, что для всех транзисторов V_{be} примерно одно и то же, то ток через Q7 примерно равен:

$$I \approx \frac{V_{be}}{R_6}. \quad (15)$$

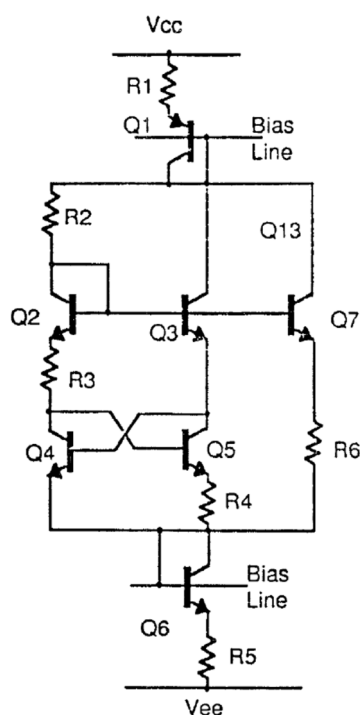


Рис. 33. Схема смещения.

Так как ток, задаваемый соотношением (14), растет с температурой, а ток, задаваемый выражением (15), падает с температурой, можно суммировать эти токи и получить в результате ток, почти не зависящий от температуры. Кроме того, такой источник тока не зависит сильно от источника питания, что идеально для ОУ. Также (14) и (15) показывают в первом приближении, что источник питания вообще не влияет на ток смещения. Эти соотношения не учитывают выходное сопротивление транзисторов, которое приводит к некоторой зависимости от источника питания.

Схемы описанных выше усилителей работают относительно точки, обозначенной bias line (линия смещения). Транзистор Q1 и резистор R1 образуют шину смещения, которая используется для формирования смещения для источников тока, подключенных к положительному выводу блока питания. Q6 и R5 выполняют ту же функцию для цепей, подключенных к отрицательному выводу источника питания.

ХИ. ЗАКЛЮЧЕНИЕ

«Никогда ничего не выбрасывай» – эта фраза лучше всего описывает эволюционное развитие операционных усилителей. Оглядываясь на схемы, разработанные почти полвека назад, разработчик современных ОУ имеет большое разнообразие доступных схем, с которых можно

начинать разработку новых конструкций. Эта статья проследила эволюцию реальных конструкций, в которых использовалось множество схмотехнических решений и методов, разработанных за большой отрезок времени. Чистый результат от этой статье состоит не только в экономии времени для разработчика, но и в снижении стоимости разработки современных ОУ с использованием наиболее сложных из существующих производственных технологий.

- [1] AT&T Microelectronics CBIC-V Product Development Guide, First Edition, April 1993.
- [2] J. R. Ragazzini, R. H. Randall, and F. A. Russell, "Analysis of problems in dynamics by electronic circuits," in *Proc. I.R.E.*, May 1947.
- [3] C. Davis, G. Bajor, J. Butler, T. Crandell, J. Delado, T. Jung, Y. Khajeh-Noori, B. Lomenick, V. Miliam, H. Nicolay, S. Richmond and T. Rivoli, "UHF-1: A high speed complementary bipolar process on SOI," *BCTM 92 Dig. of Tech. Papers*, Oct. 1992.
- [4] Members of the Staff of the Department of Electrical Engineering of the Massachusetts Institute of Technology, *Appl. Electron.*, New York: Wiley, p. 531, 1943.
- [5] D. R. Breuer, "Some techniques for precision monolithic circuits applied to an instrumentation amplifier," *IEEE J. Solid-State Circuits*, vol. 3, no. 4, Dec. 1969.
- [6] H. R. Eckes, "Design, test, and application of high speed interactive differential analyzer," Ph.D. dissertation, University of Arizona, Tucson, 1967.
- [7] U.S. Patent 3,852,678, Dec. 3, 1974.
- [8] P. R. Gray and R. G. Meyer, *Analysis and Design of Analog Integrated Circuits* Third Ed., New York: Wiley, 1993, p. 283.
- [9] D. Nelson, "OP AMPS for wideband, fast settling applications," *WESCON Conf. Record*, p. 15/4, Nov. 1986.
- [10] R. Gosser, Private Communication, July 1, 1993.
- [11] U.S. Patent 4,970,470, Nov. 13, 1990.
- [12] AD9617 Data Sheet, Analog Devices, Norwood, MA.
- [13] U.S. Patent 5,003,269, March 29, 1991.
- [14] P. Antognetti and G. Masobrio, *Semiconductor Device Modeling with SPICE*. New York: McGraw-Hill, 1988, p. 27.