

цифровой аудиоинтерфейс Bolero V3 $_{\mbox{NOS DAC}}$

СОДЕРЖАНИЕ

Общие сведения
Габаритные размеры
Основные элементы
Питание
Джамперы
Разъём DAC
Разъём индикации
Светодиоды
Режим NOS DAC



ОБЩИЕ СВЕДЕНИЯ

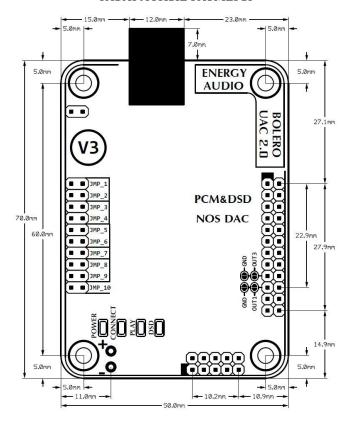
Bolero V3 представляет собой цифровой USB аудиоинтерфейс. Предназначен для подключения к ЦАПам имеющим два генератора мастерклока, частота которых кратна частотным сеткам 44.1кГц и 48.0кГц, а также логику их переключения по сигналу внешнего интерфейса. Основан на прошивке AMANERO. Лицензированная прошивка приобретена у представителя amanero.com—Domenico Vellante. Соответственно использованы драйверы для Windows XP/7/8/Vista/10 — 32-х и 64-х битные версии от того же разработчика. В операционных системах MacOS и Linux устройство работает без драйверов, так как представляет собой устройство стандарта USB Audio Class 2.0 (UAC 2.0).

Bolero V3 принимает цифровые аудиоданные из ПК (или устройства с поддержкой UAC 2.0) по шине USB, записывает их в буфер FIFO (первый пришёл — первый вышел) и выдаёт данные из него на ЦАП по шине I2S с тактированием от мастерклока этого ЦАПа. Вход синхронный по отношению к источнику - скорость входящего и выходящего потока задаётся генератором мастерклока ЦАПа.

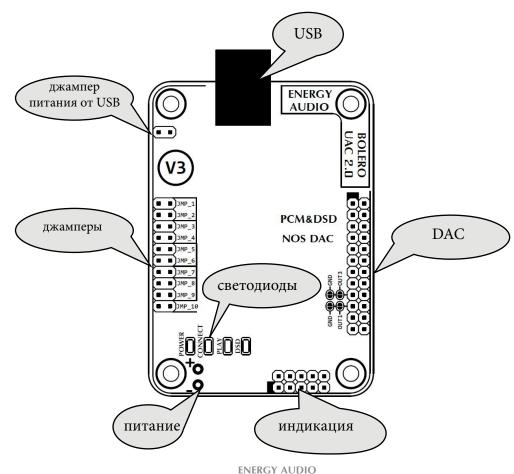
В Bolero V3 установлена гальваническая развязка по шине i2s (Si8661) и линиям управления ЦАПом (ILD207T).

Bolero V3 NOS DAC может выводить по шинам I2S потоки PCM (16-32бит 44,1-384кГц) и/или DSD (с кратностью х64, х128, х256, х512 в обоих частотных сетках), с возможностью блокировки (отключения на уровне прошивки CPLD) потоков DSD в режиме STEREO. В режиме NOS DAC потоки DSD блокируются автоматически и при их подаче от источника на выходе будет тишина в режиме PCM.

ГАБАРИТНЫЕ РАЗМЕРЫ



ОСНОВНЫЕ ЭЛЕМЕНТЫ



ПИТАНИЕ



Bolero V3 может питаться от USB порта ПК, либо постоянным напряжением 4,8...6,4В с пульсациями не более 150мВ от внешнего блока питания.

Для питания от USB необходимо замкнуть джампер питания от USB.

Для подключения внешнего питания на плате расположены контактные площадки. Джампер питания от USB при этом нужно обязательно снять.

В случае внешнего питания напряжение +5В от USB порта не используется в схеме, поэтому можно применить соединительный кабель USB без этого проводника.

Максимальный ток потребления Bolero V3 не более 180мА.

По линиям внешнего питания стоит синфазный дроссель.



ДЖАМПЕРЫ

Bolero V3 конфигурируется только джамперами. Всего на плате расположены 10 джамперов + 1 джампер выбора питания от USB.

Обозначение ○ - джампер снят; • - джампер установлен.

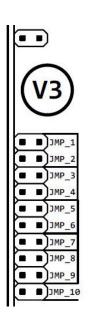
JMP_10 - выбор полярности сигнала управления переключением генераторов (OUT_1 разъёма DAC).

JMP_1, JMP_2 - выбор кратности частоты генераторов мастерклока. Используются вместе с перемычками (пайкой) 512, 256/768, 384 с нижней стороны платы.

	JMP_1	JMP_2	384	256/768	512
256 Fs	0	0	0	•	0
384 Fs	•	0	•	0	0
512 Fs	0	0	0	0	•
768 Fs	•	0	0	•	0
1024 Fs	0	•	0	0	•
1536 Fs	•	0	0	0	•
2048 Fs	•	•	0	0	•

Для использования режимов отмеченных желтым цветом необходима установка микросхемы умножителя типа NB3N502DG, резистора 0805 номиналом 47Oм.

По умолчанию эти элементы не установлены на плате и НЕ ВХОДЯТ В КОМ-ПЛЕКТ ПОСТАВКИ.





JMP_3, JMP_4 - формат вывода потоков РСМ в режимах STEREO (JMP7 снят) и в режимах NOS DAC(JMP7 установлен):

		JMP_7 ○				JMP	_7 •	
	I2S	RJ16	RJ24	LJ	16bit	18bit	20bit	24bit
JMP_3	0	•	0	•	0	0	•	•
JMP_4	0	0	•	•	0	•	0	•

JMP_5 - установка этого джампера инвертирует сигнал RESER на разъёме DAC.

JMP_6 - установка этого джампера блокирует потоки DSD на выходе, соответственно при подаче с источника потоков DSD на выходе будет тишина (последовательность нулей) в формате PCM. Также при этом меняется функциональное назначение сигналов OUT_5, OUT_7, OUT_9 разъёма DAC; Второе назначение джампера (при установленном JMP_7) включение режима OFFSET BINARY;

JMP_7 - установка этого джампера включает режим NOS DAC на выходе i2s. Также при этом меняется функциональное назначение сигналов OUT_5, OUT_7, OUT_9 разъёма DAC (аналогично установке JMP_6 в режиме STEREO) и джамперов JMP_6 , JMP_8 , JMP_9 ;

JMP_8, JMP_9 - выбор вариантов для управления ЦФ ЦАПа (сигналы MUX0 и MUX1 на разъёме DAC):

		JMP_8 ∘ JMP_9 ∘		JMP_	_	JMP.		JMP	
		,	_9 о ант 1)	JMР <u>.</u> (вариа	_9 • ант 2)	JMР _. (вариа	_9 ° ант 3)	ЈМР (вариа	_9 • ант 4)
		MUX0	MUX1	MUX0	MUX1	MUX0	MUX1	MUX0	MUX1
	44.1/48.0/DSD64	0	0	0	1	1	1	0	0
	88.2/96.0/DSD128	1	0	1	1	0	0	1	0
	176.4/192.0/DSD256	0	1	0	0	0	0	0	1
	352.8/384.0/DSD512	1	1	0	0	0	0	0	1

Применение (в основном):

Вариант 1 - с ЦАПами поддерживающими DSD потоки;

Вариант 2 - ЦФ SM5847 -> CKSLN = HIGH (192fs), MUX0 = CKDV2, MUX1 = CKDV1;

Вариант 3 - ЦФ SM5847 -> CKSLN = LOW (256fs), MUX0 = CKDV2, MUX1 = CKDV1;

Вариант 4 - AD1853 -> MUX0 = INT4 \times , MUX1 = INT2 \times .

Включение режима NOS DAC установкой JMP_7 определяет назначение джамперов JMP_8, JMP_9 следующим образом:

JMP_8 ○ - полная частота битклока (режим FULL BITCLOCK)

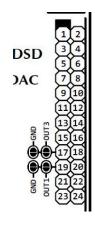
JMP_8 • - уменьшенная вдвое частота битклока (режим HALF BITCLOCK)

JMP_9 ○ - битклок без остановки (режим CONTINUE BITCLOCK)

JMP_9 • - битклок с остановкой (режим STOP BITCLOCK)

В случае включения режима NOS DAC установкой JMP_7 значения MUX0 и MUX1 не определены и не должны использоваться для подключения.

РАЗЪЁМ DAC



Разъём DAC служит для подключения к ЦАПам и содержит все линии шин i2s, управляющих сигналов и линию питания гальванической развязки Bolero со стороны ЦАПа.

Все выходы управляющих сигналов представляют собой открытый коллектор ILD207T. Требуют подтяжки на стороне ЦАПа к требуемому уровню питания резистором 10-47кОм. Все эмиттеры ILD207T соединены с землёй ЦАПа на разъёме DAC.

Все выходы шины I2S, а также вход мастерклока - логические уровни 0-Uпитания гальванической развязки со стороны ЦАПа.

Функциональное назначение контактов следующее:

контакты 3, 5, 7, 9, 11, 13, 17, 21, 23 - земля ЦАПа гальванически не соединена с землёй Bolero.

контакт 1 - сигнал сброса ЦАПа/ЦФ. Высокий уровень - сброс. Низкий - нормальная работа. Может быть проинвертирован установкой JMP_5. Длительность \sim 0,5..1,5 мс.

контакт 2 - питание гальванической развязки со стороны ЦАПа 3.3-5В;

контакт 4 - MCLK_IN - вход мастерклока от ЦАПа (платы генераторов);

контакт 10 - BCK_OUT - выход битклока на ЦАП/ЦФ;

контакт 16 - MUX1 - сигнал управления ЦФ (см. стр.8)

в зависимости от JMP_6 и/или JMP_7 контакты 18, 20 могут иметь следующее функциональное назначение:

контакт	JMP_6 • или JMP_7 •	ЈМР_6 ○ и ЈМР_7 ○
18	MUX0 (<u>см. стр.8</u>)	PCM_DSD (высокий=PCM, низкий=DSD)
20	PLAY (высокий=MUTE, низкий=PLAY)	MUX0 (<u>см. стр.8</u>)

контакт 22 - OUT_3 - сигнал установленной связи с источником. Высокий уровень - связи нет. Низкий уровень - связь установлена.

контакт 24 - OUT_1 - сигнал включения нужного генератора мастерклока (на кратную 44.1 или 48.0к Γ ц). Сигнал может быть проинвертирован джампером JMP_10.

В зависимости от JMP_6 (блокирование DSD потоков), JMP_7 (включение режима NOS DAC), а также поступающего от источника типа потока (PCM или DSD) контакты 6, 8, 12, 14 могут иметь следующие функциональные назначения:

1,								
	Тип поступающего потока с источника							
	PC		DS	SD				
	JMP_7 ∘ JMP_7 •		JMP	_7 0	JMP_7 ●			
			JMP_6 ○	JMP_6 •				
6	LRCK	LE	DSD_R	LRCK	LE			
8	SDATA	DATA_L	DSD_L	SDATA	лог.0			
12	лог.0	DATA_R	лог.0	лог.0	лог.0			
14	лог.0	лог.0	лог.0	лог.0	лог.0			

LRCK - сигнал вордклока на ЦАП;

SDATA - PCM данные обоих каналов по одной линии I2S;

DATA R - PCM данные правого канала режима NOS DAC (16/18/20/24 бита в зависимости от JMP3, JMP 4);

DATA L - РСМ данные левого канала режима NOS DAC (16/18/20/24 бита в зависимости от JMP3, JMP 4);

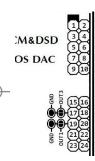
LE - сигнал запуска ЦА преобразования в режиме NOS DAC

Таким образом конфигурируя устройство джамперами JMP_6-JMP_7 можно выбрать требуемую конфигурацию выходов I2S соответствующую подключаемому ЦАПу (см. далее).

контакт 17 - назначение зависит от положение паянной перемычки - GND или OUT_3.

контакт 19 - назначение зависит от положение паянной перемычки - GND или OUT_1.

Разъём DAC может быть использован в трёх вариантах подключения:

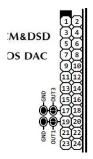


№1 два разъёма IDC10 - режим STEREO (JMP_7 должен быть снят). Перемычки контактов 17, 19 запаяны на положение GND.

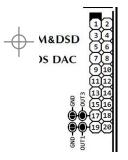
При установленном JMP_6 (блокирование DSD потоков) эти разъёмы полностью соответствуют таковым в Bolero V2 PCM only с Lynx распиновкой разъёма I2S.

При снятом джампере JMP_6 эти разъёмы полностью соответствуют таковым в Bolero PCM&DSD с Lynx распиновкой разъёма I2S.

Джамперами JMP_3, JMP_4 нужно установить требуемую конфигурацию управляющих сигналов Ц Φ /ЦАПа - MUX0, MUX1 (<u>см. стр.8</u>)



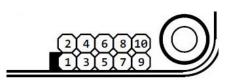
№2 один разъём IDC24 - режимы STEREO или DUAL_MONO. Перемычки контактов 17, 19 запаяны на положение GND.



№3 один разъём IDC20 - режимы STEREO или DUAL_MONO. Перемычки контактов 17, 19 запаяны на положения OUT_1, OUT_3.

Это вариант поставки Bolero V3 NOS DAC по умолчанию.

РАЗЪЁМ ИНДИКАЦИИ



Этот разъём предназначен для подключения модулей индикации для отображения параметров потока - битности, частоты и типа (PCM/DSD), а также индикация соединения с ПК.

На контакты выводятся логические уровни 3,3В.

Контакт 1 - питание модуля индикации.

Контакт 2 - земля Bolero V3.

Контакт 3 - тип потока PCM=0; DSD=1. Если потоки DSD блокированы джампером JMP_6 или включен режим NOS DAC установкой JMP_7, то тип потока всегда =0 (PCM) даже при наличии входящего DSD потока с источника.

Контакт 4 - сигнал соединения с ПК - есть соединение = 1; нет соединения=0.

Контакты 6, 8, 10 — индикация битности воспроизведения (логические уровни TTL 3.3V):

	контакт б	контакт 8	контакт 10
0 бит	0	0	0
16 бит	1	0	0
24 бита	1	1	0
32 бита	1	1	1

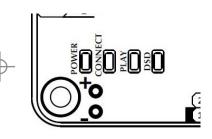
Контакты 5, 7, 9 — индикация текущей частоты дискретизации выводимой на шину i2s (логические уровни 3,3B):

	контакт 5	контакт 7	контакт 9
44,1 кГц / DSD64	0	0	0
48,0 кГц / DSD64.	1	0	0
88,2 κΓц / DSD128	0	1	0
96,0 кГц / DSD128.	1	1	0
176,4 кГц / DSD256	0	0	1
192,0 κΓц / DSD256.	1	0	1
352,8 кГц / DSD512	0	1	1
384,0 кГц / DSD512.	1	1	1

Необходимо отметить режимы DSD с точкой в конце - так как возможности обработки и преобразований цифрового потока в ПК довольно широки, то в случае преобразования потока PCM в DSD с частотой дискретизации кратной 48кГц получаемый в результате поток DSD также кратен этой частоте. Для корректного воспроизведения ЦАПом в этом случае необходимо задействовать мастерклок кратный соотвествующей частоте. Bolero V3 NOS DAC автоматически выдаёт сигнал на включение нужного генератора.

СВЕТОДИОДЫ

В Bolero V3 присутствует четыре светодиода:



POWER - питание устройства;

CONNECT - наличие связи с источником (ПК)

PLAY - наличие ненулевых сэмплов на шине I2S

DSD - индикация потоков DSD. Если потоки DSD блокированы джампером JMP_6, то светодиод не загорится даже при наличии входящего DSD потока с источника.

РЕЖИМ NOS DAC

Режим NOS DAC включается установкой джампера JMP_7.

Этот режим предназначен для подключения к Bolero V3 NOS DAC цапов типа AD1865/62, PCM1704/02, PCM63, TDA1541/A(в режиме simultaneous) и подобных без цифровых фильтров.

При этом меняется назначение джамперов JMP_3, JMP_4, JMP_6, JMP_8, JMP_9, а также назначение сигналов на разъёме DAC.

JMP_3, JMP_4 задают длину слова данных на выходе:

	16 бит	18 бит	20 бит	24 бита
JMP_3	0	0	•	•
JMP_4	0	•	0	•

JMP_8 задаёт скорость битклока. При его установке скорость битклока (а соответсвенно и скорость выхода данных) уменьшается вдвое.

JMP_8 ○ - FULL SPEED BITCLOCK

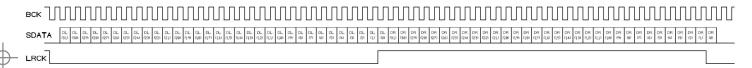
JMP 8 ● - FULL SPEED BITCLOCK

JMP_9 задаёт возможность наличия битклока только при выводе данных или постоянное наличие битклока на выходе. При его установке битклок на выходе есть только когда выводятся данные.

JMP_9 o - CONTINUE BITCLOCK

JMP_8 ● - STOP BITCLOCK. В этом режиме сигнал LE подаётся на выход с задержкой в один такт сигнала BITCLOCK.

Данные поступают от источника по шине USB, буферизуются в FIFO буфере и поступают далее в формате i2s:

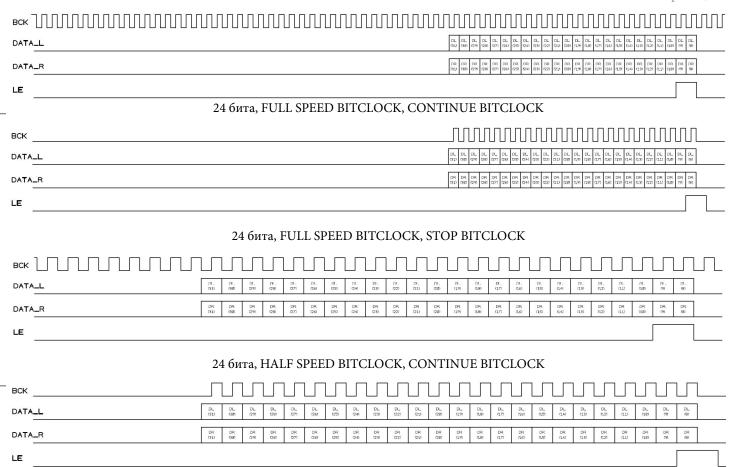


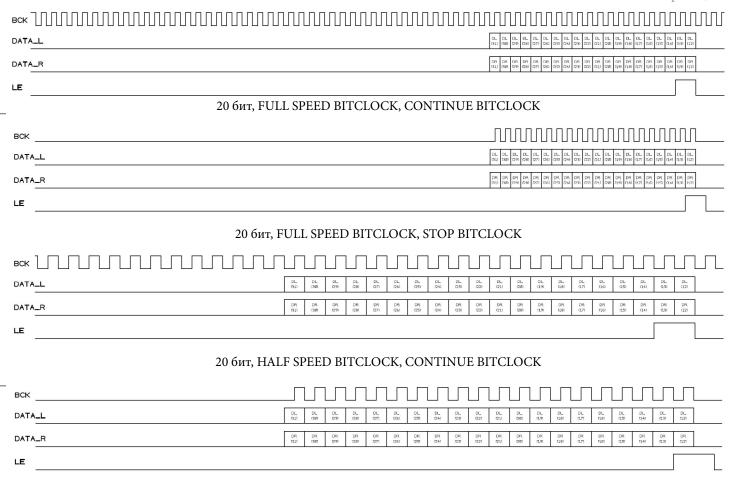
Где DL(31-0) данные левого канала, DR(31-0) - данные правого канала. Бит 31 - старший (знаковый) инвертируется установкой джампера JMP_6 включая таким образом режим выдачи данных в формате OFFSET BINARY.

Если данные 16-ти битные, то биты с 0 по 15 в каждом канале равны 0. Если данные 24-х битные, то биты с 0 по 7 в каждом канале равны 0.

Согласно установленной длине слова джамперами JMP_3 и JMP_4 данные переносятся без дополнительной обработки в выходной регистр. Например, если длина выходного слова =24 бит, а данные от источника поступают 16-ти битные, то 8 младших бит выходного слова заполняются нулями. Если же от источника поступают 32-х битные данные, то в выходное слово из них переносятся 24 старших бит, а 8 младших бит входных данных отбрасываются.

Данные левого и правого канала выдаются синхронно друг относительно друга без какой либо задержки и по сигналу LE преобразуются ЦАПами одновременно.





20 бит, HALF SPEED BITCLOCK, STOP BITCLOCK

DATA_L	
DATA_R	DAT ONL DAT ONL DAT ONL ONL
LE	
 18 бит, FU	LL SPEED BITCLOCK, CONTINUE BITCLOCK
BCK	
DATA_L	DL DL DL DL DL DL DL DL
DATA_R	DR D
LE	
18 бит,	FULL SPEED BITCLOCK, STOP BITCLOCK
вск	
DATA_L	DL D
DATA_R	DR CR DR
LE	
18 бит, НА	LF SPEED BITCLOCK, CONTINUE BITCLOCK
BCK	
DATA_L	DL D
DATA_R	DR D
LE	

BCK TOTAL TO	
DATA_L	DL DL DL DL DL DL DL DL
DATA_R	SN SN SN SN SN SN SN SN
LE	
16 бит, FULL SPEED BIT	TCLOCK, CONTINUE BITCLOCK
BCK	
DATA_L	DiL DL DL DL DL DL DL DL
DATA_R	DR DR DR DR DR DR DR DR
LE	
16 бит, FULL SPEED	BITCLOCK, STOP BITCLOCK
BCK \\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\\	
DATA_L	DL,
DATA_R	DR D
LE	
16 бит, HALF SPEED BI	ГСLOCK, CONTINUE BITCLOCK
- вск	
DATA_L	DL D
DATA_R	DR DR<
LE	
16 бит, HALF SPEED	BITCLOCK, STOP BITCLOCK